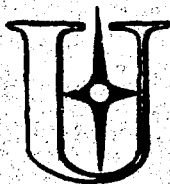


8U7602482



Ордена Ленина

Институт атомной энергии

им. И. В. Курчатова

ИАЭ-2375

А. И. Климов, Е. А. Мелешко, А. Г. Морозов

**Комбинированное пересчетное устройство
повышенного быстродействия**

E42

Москва 1974

**ОРДЕНА ЛЕНИНА
ИНСТИТУТ АТОМНОЙ ЭНЕРГИИ им. И. В. КУРЧАТОВА**

А.И.Климов, Е.А.Мелешко, А.Г.Морозов

**КОМБИНИРОВАННОЕ ПЕРЕСЧЕТНОЕ УСТРОЙСТВО
ПОВЫШЕННОГО БЫСТРОДЕЙСТВИЯ**

**М о с к в а
1974**

Ключевые слова: триггер, пересчетное устройство, интегральная микросхема, транзистор, счетчик.

Описывается быстродействующее двоичное пересчетное устройство большой емкости. Первые два триггера устройства выполнены на туннельных диодах и транзисторах, остальные – на ИС двух типов: ТТЛ и ЭСЛ. Устройство не требует хорошего формирования входных импульсов по амплитуде и длительности. Максимальная скорость счета—270 Мгц.

При измерении временных интервалов прямым методом [1] используются аналогоцифровые преобразователи. Одним из основных узлов таких преобразователей является пересчетное устройство, которое должно обладать повышенной надежностью и стабильностью во времени, а в некоторых случаях (например, при измерении наносекундных интервалов) и весьма высоким быстродействием.

Наиболее подходящими элементами для построения такого пересчетного устройства являются интегральные микросхемы (ИС). К сожалению, ограниченное быстродействие ИС, серийно выпускаемых в настоящее время, не позволяет строить триггеры на частоту более 200 МГц. Поэтому в пересчетном устройстве, разработанном нами для временного анализатора с минимальной шириной канала 5 нсек, используется комбинированная схема (рис. 1) – первые два триггера выполнены на дискретных элементах (туннельных диодах и транзисторах), а остальная часть схемы на ИС, причем используются ИС двух типов: с эмиттерно-связанной логикой (ЭСЛ) и транзисторно-транзисторной логикой (ТТЛ). Применение в старших разрядах счетчика ИС типа ТТЛ позволяет существенно снизить потребляемую мощность.

1. ВХОДНЫЕ ТРИГГЕРЫ

Быстродействующий триггер со скоростью счета более 100 МГц может быть выполнен на туннельных диодах или на комбинации туннельных диодов и транзисторов [2-3]. В первых каскадах описываемого пересчетного устройства нами использована хорошо зарекомендовавшая себя схема триггера на туннельных диодах и транзисторах (рис. 1). Для этого триггера не требуется хорошего формирования входных импульсов по амплитуде. Длительность же этих импульсов может быть любая, так как

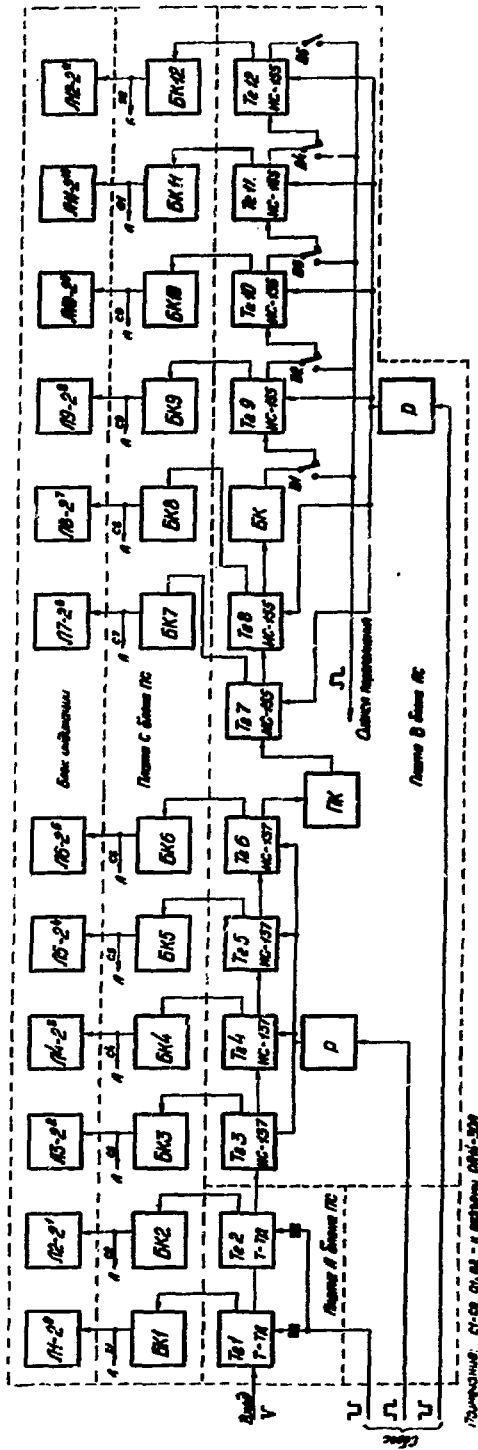


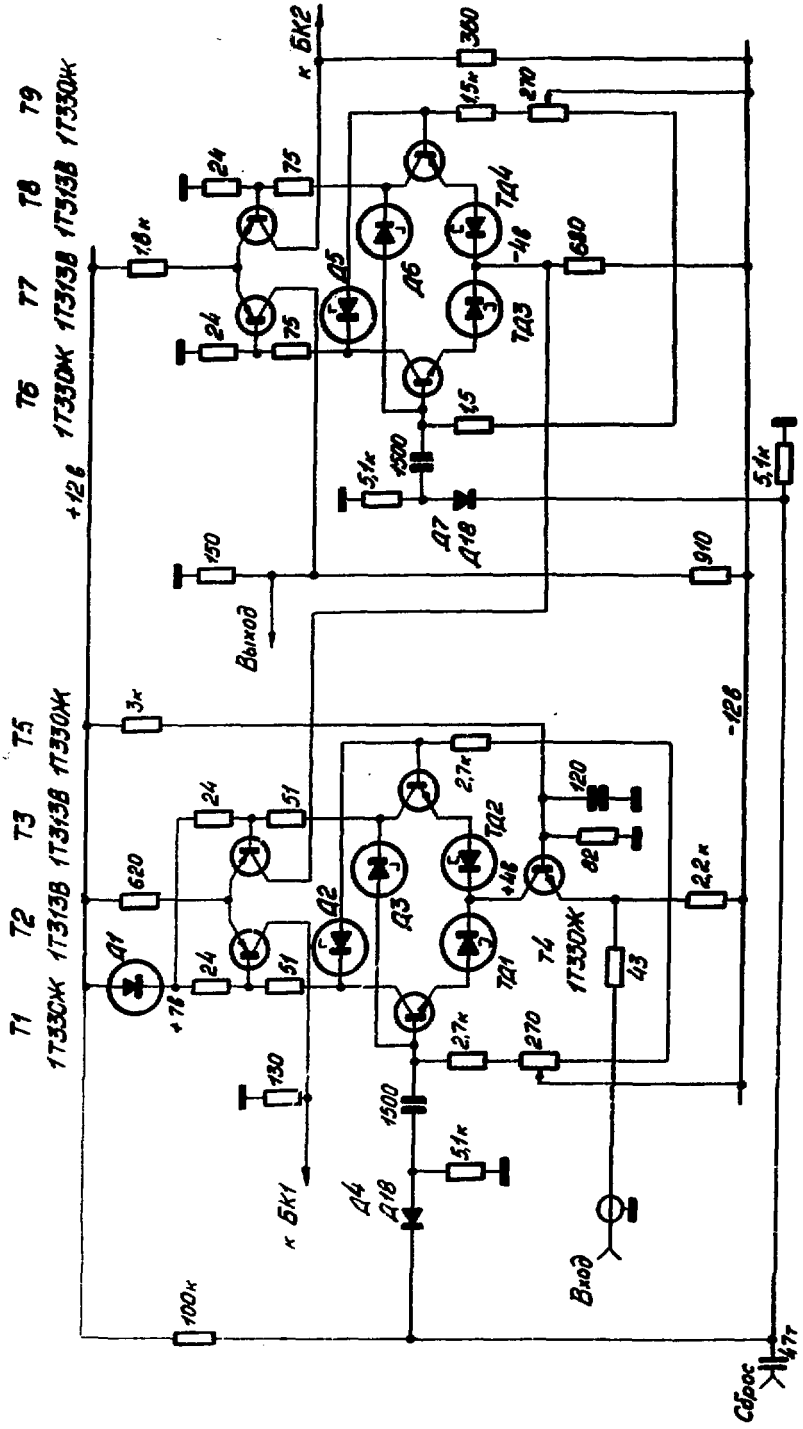
Рис. 1. Структурная схема пересчетного устройства: Тг - триггеры (Т-ТД) - на туннельных диодах и транзисторах, ИС-137 - на интегральных микросхемах серии 137, ИС-155 - на интегральных микросхемах серии 155; ПК - переходный каскад; Р - разветвитель импульсов сброса; БК - буферный каскад; Л - каскад индикации.

с приходом входного импульса (в момент, соответствующий его фронту) осуществляется лишь подготовка триггера к переключению, а срабатывание триггера (т.е. переключение его выходных элементов) происходит в момент спада входного импульса. Схема позволяет легко осуществлять каскадирование триггеров, не ограничивая при этом их быстродействия. В отличие от ранее описанных вариантов [5, 9] в данной схеме триггера (рис. 2) использованы более быстродействующие транзисторы, а для запуска триггера применен генератор тока на транзисторе Т4. Это позволило довести быстродействие триггера до 270 Мгц (допускаемое изменение напряжения питания при этом не хуже $\pm 5\%$).

2. ТРИГГЕРЫ НА ИС

Интегральная часть схемы выполнена на логических элементах типа ИЛИ-НЕ. Триггеры собраны по схеме [10, 11] со связями по постоянному току (рис. 3). Использование быстродействующих элементов ЭСЛ позволяет получить максимальную скорость работы триггера не менее 70 Мгц. Связь с триггерами на элементах ТТЛ осуществлена с помощью переходного каскада на транзисторах (рис. 4). Сброс триггеров производится от одного управляющего импульса. Однако импульс сброса на каждый последующий триггер должен быть подан с задержкой, равной времени срабатывания предыдущего триггера. Такая задержка осуществляется посредством RC-цепей (рис. 5).

С помощью буферных каскадов БК1 + БК12 (рис. 1) информация о состоянии всех триггеров может быть передана в анализатор импульсов. Для визуального контроля состояния триггеров использованы малогабаритные лампочки накаливания (НСМ-9-60 ВМ). Пересчетное устройство смонтировано в субблоке "Вишня" с размерами передней панели 158 x 80 мм. Схема индикации размещена в отдельном субблоке с размерами передней панели 158 x 40 мм. Эксплуатация устройства в течение года в составе временного анализатора показала высокую надежность его работы.



А1-КС47А; А2, А3, А5, А6-КС133А
 Т21 ÷ Т24 - ГИ305А

Рис. 2. Принципиальная схема входных триггеров.

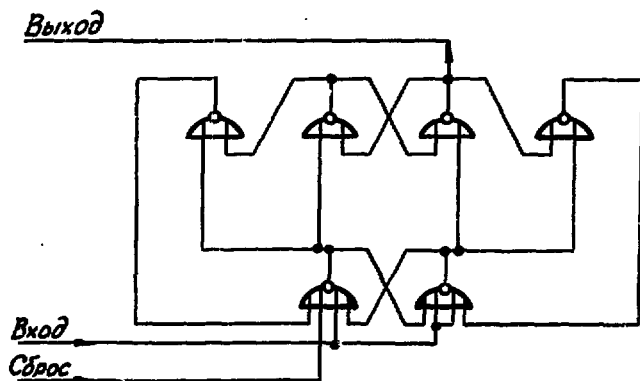


Рис. 3. Схема триггера на интегральных микросхемах.

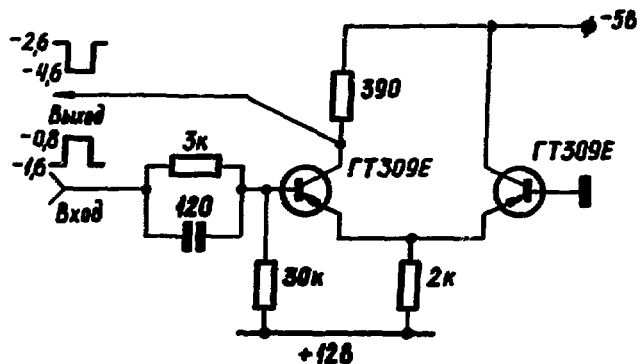


Рис. 4. Принципиальная схема переходного каскада.

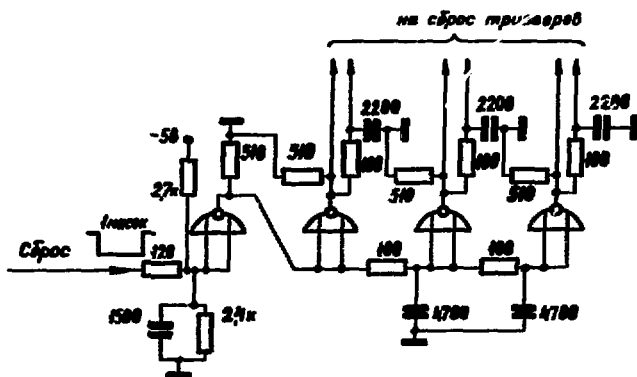


Рис. 5. Схема сброса триггеров.

ЛИТЕРАТУРА

1. А.К.Ковтун, А.М.Шкуро. ПТЭ, 1973, № 1, 7.
2. Ю.В.Роднов, В.Г.Рыбаков. Препринт ИФВЭ, 1972, СЭФ 72-89, Серпухов.
3. В.М.Лачинов. ПТЭ; 1966, № 3, 105.
4. И.Ф.Колпаков, И.Терек. Материалы симпозиума по наносекундной ядерной электронике, Дубна, 1967, стр. 286.
5. Z.C.Tan and P.C.Maxwell. Rev. Scient. Instr., 1968, 39, No4, 466.
6. Z.C.Tan. Nucl. Instr. and Meth., 1968, 63, 333.
7. Л.Дубик, З.Цисек. ПТЭ, 1971, № 3, 95.
8. Ю.В.Роднов. Препринт ИФВЭ, 1971, СЭФ 71-28, Серпухов.
9. В.М.Гребенюк. Препринт, 1971, № 13-5638, Дубна.
10. А.Г.Алексеевко. Основы микросхемотехники, М., "Советское радио", 1971.
11. Н.М.Никитюк. Препринт ОИЯИ, 1968, № 11-3871, Дубна.

Техн. редактор Е.Д.Маркова
Корректор В.П.Горячева

Т-05272.15.03.74 г. Формат 60x90/8
Уч.-изд.л.0,35. Тираж 150. Заказ 359
Цена 5 коп. ОНТИ, ИАЭ

