



SYSTEME DE PROTECTION

INTEGRE NUMERIQUE

AUTEURS

M. SAVORNIN

FRAMATOME

M. FURET

C.É.A.

M. SALA

MERLIN GERIN

M. COLLING

MERLIN GERIN

SERVICES D'ELECTRONIQUE DE SACLAY

Service d'Instrumentation pour les  
Applications Industrielles

-----  
CB

SUMMARY OF THE PAPER ENTITLED : "DIGITAL INTEGRATED PROTECTION SYSTEM"

Journées d'information des industries nucléaires - NUCLEX 78 - BALE (Suisse)

Authors : M. SAVORNIN (Framatome), M. FURET (C.E.A.), MM. SALA et COLLING (M.G.).

As a result of technological progress it is now possible to achieve more elaborate protection functions able to follow more closely the phenomena to be supervised.

For this reason the CEA, Framatome and Merlin/Gérin/CERCI have undertaken in common to develop a Digital Integrated Protection System (D.I.P.S.).

This system is designed with the following aims :

- . to improve the safety of the station,
- . to improve its availability,
- . to facilitate installation,
- . to facilitate tests and maintenance.

The main characteristics adopted are :

- . possibilities of obtaining more elaborate monitoring and protection algorithm treatments,
- . order 4 redundancy of transducers, associated instruments and signal processing,
- . possibility of inhibiting part of the protection system,
- . standardisation of equipment,
- . physical and electrical separation of redundant units,
- . use of multiplexed connections,
- . automation of tests.

## INTRODUCTION

L'évolution de la technologie offre actuellement la possibilité de réaliser des fonctions de protection plus élaborées aptes à suivre de plus près les phénomènes qu'on désire surveiller.

C'est pourquoi le CEA, FRAMATOME et MERLIN GERIN/CERCI ont entrepris de développer en commun un Système de Protection Intégré Numérique (SPIN).

Ce système est conçu pour répondre aux objectifs suivants :

- . améliorer la sûreté de la centrale
- . améliorer sa disponibilité
- . faciliter l'installation
- . faciliter les tests et la maintenance

Les principales caractéristiques retenues sont :

- . possibilités de réaliser des traitements d'algorithmes de surveillance et de protection plus élaborés
- . redondance d'ordre 4 des capteurs, des instrumentations associées et du traitement des signaux
- . possibilité d'inhiber une partie du système de protection
- . standardisation des matériels
- . séparation physique et électrique des ensembles redondants
- . utilisation des liaisons multiplexées
- . automatisation des tests.

## ARCHITECTURE GENERALE (figure 1)

Le SPIN comprend :

- . quatre unités d'acquisition et de traitement pour la protection (UATP) redondantes
- . des unités logiques de sauvegarde (ULS) en nombre égal à celui des circuits fluides de sauvegarde.

## UATP

Chaque UATP a pour mission :

- . d'acquérir l'ensemble des signaux issus des capteurs associés à cette UATP
- . d'effectuer les traitements nécessaires sur ces signaux
- . de réaliser les comparaisons aux seuils de protection pour élaborer les informations de déclenchement partiel par fonction élémentaire
- . d'échanger ces informations de déclenchement partiel avec les autres UATP
- . d'effectuer les traitements logiques (2/4) sur les déclenchements partiels des 4 UATP en tenant compte des inhibitions éventuelles
- . d'émettre les ordres de déclenchement directement vers les interrupteurs d'arrêt d'urgence ou par l'intermédiaire des ULS vers les actionneurs de sauvegarde.

## ULS

Chaque ULS reçoit les demandes de déclenchement issues des 4 UATP, les combine suivant une logique 2/4 et émet les ordres vers les actionneurs après prise en compte des commandes manuelles de déclenchement en provenance de la salle de conduite.

## CHOIX TECHNOLOGIQUES

### UATP

La définition de l'UATP est basée sur l'utilisation de techniques numériques programmées permettant seules les nouveaux traitements d'algorithmes de surveillance et de protection.

Une analyse des structures possibles a conduit à retenir une structure en multiprocesseur qui se prête à un découpage en sous-ensembles fonctionnels spécialisés et autonomes (figure 2). Chaque sous-ensemble est construit autour d'un microprocesseur.

.../

Cette solution présente les avantages suivants :

- . répartition des tâches
- . fonctionnement en parallèle permettant d'utiliser des microprocesseurs de type courant pour atteindre les temps de réponse exigés
- . programmes de petite taille, plus faciles à analyser, mettre en oeuvre et tester
- . unité de panne réduite.

On distingue parmi ces sous-ensembles les unités fonctionnelles (UF) affectées particulièrement aux traitements des algorithmes de protection et les unités d'échange (UE) permettant les communications avec l'extérieur de l'UATP par liaisons multiplexées, les UE sont chargées, en particulier, de transmettre les informations de déclenchement partiel entre les UATP.

Les échanges nécessaires entre UF et UE s'effectuent par un réseau de mémoires partagées.

### ULS

Etant donné la simplicité des fonctions à réaliser par les ULS, une technique câblée a été retenue.

La technique est du type à "pannes orientées". En vue d'éviter les déclenchements intempestifs, chaque ULS est composée de deux sous-ensembles identiques et les ordres issus des deux sous-ensembles sont combinés dans une logique 2/2 avant leur émission vers les actionneurs.

La majorité des traitements nécessaires pour réaliser les fonctions de protection est effectuée dans les unités fonctionnelles des UATP. Cette communication porte plus particulièrement sur la structure et le fonctionnement d'une UF (une communication décrivant l'ensemble du SPIN a été présentée au Colloque International de l'AIEA à Cannes, en avril 1978).

### STRUCTURE D'UNE UNITE FONCTIONNELLE (Figure 3)

Chaque UF est bâtie autour d'un microprocesseur qui assure les traitements numériques et logiques relatifs à une ou plusieurs fonctions de protection élémentaires. Une UF comprend des circuits d'entrée, des circuits de sortie, le microprocesseur et ses mémoires associées. En plus de ses circuits d'entrée - sortie "fil à fil" le microprocesseur a accès à des mémoires partagées permettant les échanges avec l'extérieur de l'UATP par l'intermédiaire des UE gérant les liaisons multiplexées.

Des bus permettent la circulation des informations entre les différents éléments de l'UF. Des bus spécialisés sont affectés, d'une part aux entrées-sorties, et d'autre part aux communications avec les mémoires partagées.

#### Circuits d'entrée

Ils permettent l'acquisition :

- des grandeurs analogiques issues des capteurs neutroniques ou thermodynamiques. La conversion analogique numérique est réalisée à ce niveau sous le contrôle du microprocesseur
- des signaux impulsionnels délivrés par les capteurs de vitesse des pompes primaires
- de grandeurs numériques présentées en parallèle par les capteurs de position des barres de contrôle
- de signaux logiques en provenance du process, de la salle de conduite ou de commandes locales.

#### Circuits de sortie

Ils permettent l'émission en fil à fil :

- des ordres de déclenchement des actionneurs de protection (interrupteurs d'arrêt d'urgence ou actionneurs de sauvegarde)
- de certaines signalisations.

#### Microprocesseur

Il effectue les traitements et contrôle l'acquisition des entrées et l'émission des sorties.

Le programme est contenu dans une mémoire morte REPR0M. Aucune intervention extérieure n'est donc possible sur ce programme. Les mémoires vives RAM permettent de stocker les variables de calcul intermédiaires.

Lorsque le volume et la complexité des traitements l'exigent, un opérateur de calcul spécialisé est associé au microprocesseur. Cet opérateur peut être considéré comme un périphérique qui effectue des opérations arithmétiques sous le contrôle du microprocesseur.

Enfin, le microprocesseur a accès aux mémoires partagées.

Le microprocesseur de l'UF dispose de sa propre horloge, il fonctionne donc de façon asynchrone par rapport aux microprocesseurs des autres UF ou des UE, ceci augmente l'autonomie de l'UF et limite les conséquences d'une panne. De plus, chaque UF dispose d'une alimentation propre.

#### Mémoires partagées

Il s'agit de mémoires vives RAM accessibles à deux microprocesseurs. Elles permettent de transférer des informations d'une UF à une UE, ou inversement.

Du fait que les deux microprocesseurs, ayant accès à une mémoire, effectuent leurs traitements de façon asynchrone, cette mémoire joue donc le rôle de lieu de stockage intermédiaire et les accès étant aléatoires, un dispositif permettant d'éviter les conflits est associé à chaque mémoire partagée.

Pour simplifier la réalisation et le fonctionnement des mémoires partagées les deux accès sont spécialisés, l'un pour l'entrée, l'autre pour la sortie. Le transit d'informations se fait donc de façon unidirectionnelle.

#### FONCTIONNEMENT D'UNE UNITE FONCTIONNELLE (Figure 4)

Chaque UF exécute de façon autonome son programme. Schématiquement une UF effectue les traitements suivants :

- . acquisition des entrées analogiques, numériques et logiques
- . traitement numérique de ces données
- . comparaison des résultats de ce traitement à un seuil fixe ou calculé pour élaborer l'information de déclenchement partiel liée à la fonction de protection élémentaire correspondante.

- rangement de cette information de déclenchement partiel dans la mémoire partagée adéquate en vue de sa transmission par l'UE aux UF analogues des autres UATP
- lecture dans les mémoires partagées correspondantes des déclenchements partiels élaborés par les UF analogues des autres UATP.
- traitement logique 2/4 sur les déclenchements partiels des 4 UATP
- émission éventuelle d'un ordre de déclenchement vers les interrupteurs d'arrêt d'urgence associés à cette UATP ou vers les ULS suivant le cas.

Les traitements numériques nécessaires sur les données varient d'une UF à l'autre.

Dans les UF traitant les fonctions de protection simple, les signaux issus des capteurs sont le plus souvent comparés directement à des seuils fixes.

Par contre, dans d'autres UF, les traitements numériques sont complexes, par exemple la protection contre la crise d'ébullition fonction des débits de fluence, des températures primaires, de la pression, de la vitesse des pompes primaires et des positions des barres de contrôle. Cette protection n'est réalisable, comme il a déjà été indiqué, que par des techniques numériques programmées. Ce constat est un des éléments importants des choix technologiques faits pour l'UATP.

La fonction logique 2/4 et les possibilités d'inhibition d'un capteur et de son instrumentation associée imposent la réalisation du traitement logique suivant :

0 inhibition	logique 2/4
1 inhibition	logique 2/3
2 inhibitions	logique 1/2 et alarme
3 ou 4 inhibitions	arrêt d'urgence

Ce traitement garantit que le système de protection reste conforme au critère de simple défaillance pour toutes les combinaisons d'inhibitions réalisables.

La séquence des traitements d'une UF est répétée indéfiniment. Chaque UF étant autonome, il est possible en répartissant les fonctions de protection élémentaires entre les UF de traiter, d'une part des protections simples nécessitant des temps de réponse courts et d'autre part, des protections plus élaborées mais admettant des temps de réponse plus grands.

Par ailleurs, dans chaque programme un certain nombre d'autotests sont inclus permettant de détecter la majorité des anomalies de fonctionnement et un "chien de garde" surveille l'activité du microprocesseur.



Enfin, un testeur automatique permet de vérifier périodiquement le bon fonctionnement de toutes les fonctions de protection depuis l'acquisition des signaux analogiques jusqu'à l'émission des signaux de déclenchement. Ce testeur injecte des signaux à la place des entrées réelles, recueille les résultats des traitements et les compare aux résultats prévus.

### CONSTITUTION MATERIELLE D'UNE U.F.

Les UF sont construites par assemblage de cartes électroniques standard, parmi lesquelles on peut citer :

- la carte microprocesseur comportant un microprocesseur 6 800 de Motorola, les mémoires RAM et REPRON et l'horloge
- la carte opérateur de calcul
- la carte entrées analogiques réalisant la conversion analogique numérique
- la carte entrées "tout ou rien"
- la carte sorties "tout ou rien"
- la carte mémoire partagée.

Les différentes cartes composant une UF sont regroupées dans un châssis.

Les bus reliant ces cartes sont implantés physiquement à l'arrière du châssis. Il existe en fait deux bus séparés :

- un bus reliant la carte microprocesseur aux entrées-sorties
- un bus reliant la carte microprocesseur aux mémoires partagées.

La différence entre UF porte essentiellement sur :

- le programme implanté dans les REPRON
- le nombre de cartes d'entrées-sorties
- l'existence ou non d'un opérateur de calcul

Pendant la phase de conception générale, menée en commun par le CEA, FRAMATOME et MERLIN GERIN-CERCI, des maquettes d'étude et de vérification ont été réalisées dans les laboratoires du CEA et de MERLIN GERIN pour confirmer les options fondamentales et les choix technologiques.

La construction d'un prototype, devant subir les essais de qualification, est en cours chez le constructeur MERLIN GERIN.

### Référence

Colloque International AIEA (Cannes du 24 au 28 avril 1978)

Communication : Système de Protection Intégré Numérique

Par MM. SAVORNIN, FURET, SALA, JOVER, BOUCHET

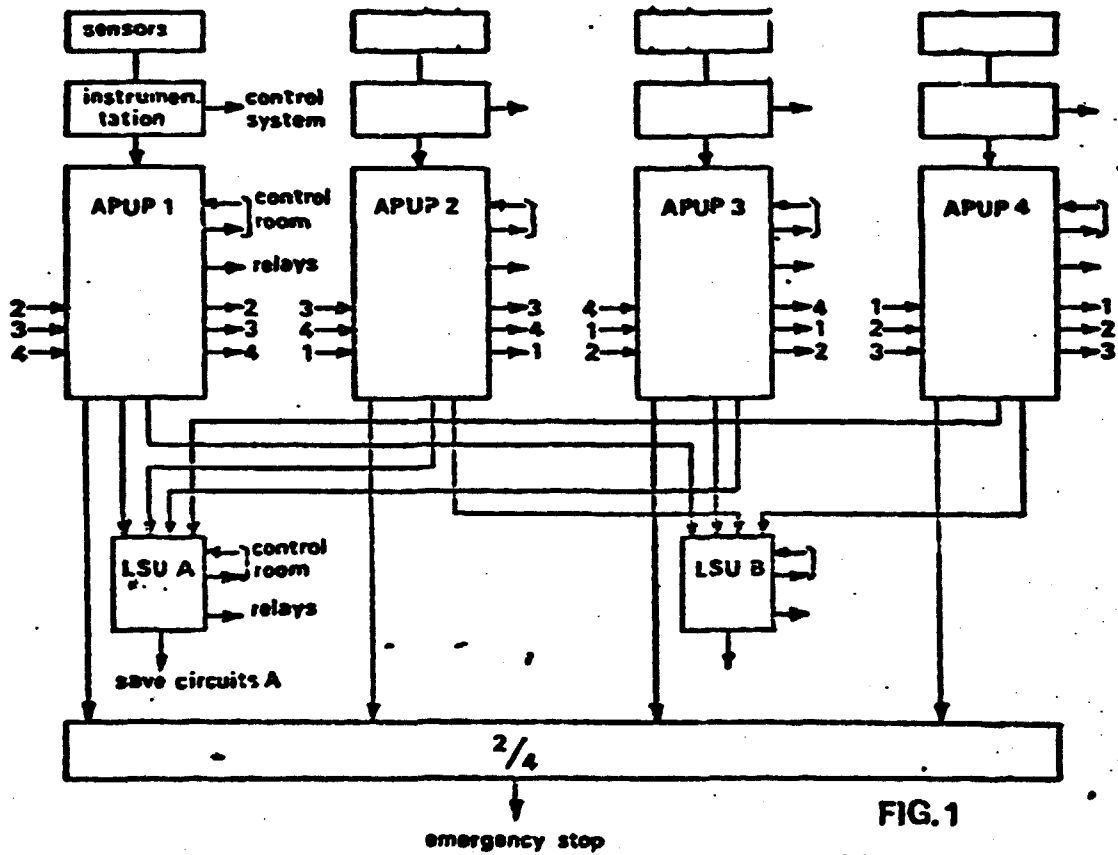


FIG. 1

GENERAL CONFIGURATION

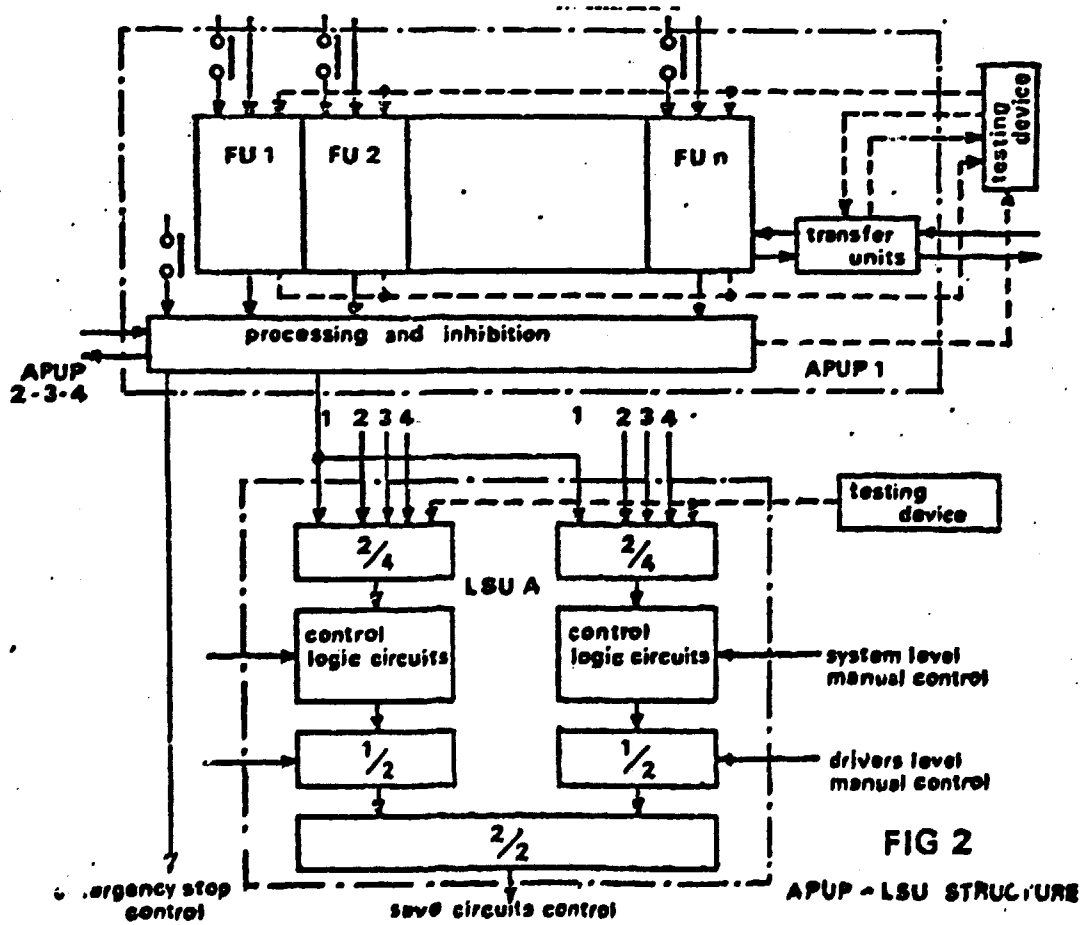


FIG 2

APUP - LSU STRUCTURE

