

C. R. N.

Centre de recherches nucléaires de Strasbourg

CRN/PN - 85/24

ÉLECTRONIQUE DE LECTURE DES CHAMBRES
À MIGRATION DE SPES III,

SYSTEME DE CODAGE DES TEMPS DE MIGRATION NEVIS.

E. Aslanides, A.M. Bergdolt, G. Bergdolt, R. Ernwein,
P. Fassnacht, P. Guterl, F. Hibou.

Institut National
de Physique Nucléaire
et de Physique
des Particules

Université
Louis Pasteur
de Strasbourg

ÉLECTRONIQUE DE LECTURE DES CHAMBRES
À MIGRATION DE SPES III.

SYSTÈME DE CODAGE DES TEMPS DE MIGRATION NEVIS.

E. Aslanides, A.M. Bergdolt, G. Bergdolt, R. Ernwein, P. Fassnacht,
P. Guterl, F. Hibou.

- A. INTRODUCTION
- B. CODEUR DE TEMPS
- C. ENCODEUR
- D. OSCILLATEUR - DISTRIBUTEUR DE SIGNAUX D'HORLOGE -
GENERATEUR D'HORLOGE - DISTRIBUTEUR DE SIGNAUX TEST
- E. CHASSIS DE CODAGE - CHASSIS D'ALIMENTATION
- F. INTERFACE NEVIS-CAMAC
- G. STRUCTURE DU SYSTEME DE SPES III

A. LE SYSTEME DE CODAGE DE TEMPS "NEVIS"

Le système de codage de temps de Nevis Laboratories (conçu par W. Sippach) est un système entièrement digital. Sa résolution est de 1.5ns à la base. Il a été conçu pour la mesure d'événements de multiplicité allant jusqu'à 14 avec un temps mort faible (de l'ordre de 36ns).

A la base du codage des temps se trouve un générateur d'horloge de 83.33 MHz. Les temps sont mesurés à l'aide de modules "codeurs" (time recorders), chacun ayant 8 voies d'entrée. Le temps de codage maximal est ajustable ($t_{max} < 1.54\mu s$). Le codage des temps est obtenu à partir des données mémorisées dans chaque module de codeurs et calculé par des modules "encodeurs" (encoders). On peut associer jusqu'à 20 modules "codeurs" à chaque module "encodeur". Les résultats digitalisés sont transférés vers le système d'acquisition par l'intermédiaire de modules "multiplexeurs" (multiplexers) et des modules d'interface (voir figure 1).

Les modules sont enfichés dans des baies (hors standard) à ventilation forcée (fig.2). Chaque baie peut contenir jusqu'à 20 modules "codeurs" (160 voies, 800W) avec 1 ou 2 "encodeurs". Les encodeurs communiquent avec les codeurs par l'intermédiaire d'un bus ECL de données, travaillant avec des cycles d'environ 250ns.

En dehors des baies contenant les codeurs et encodeurs, une baie Nevis spéciale, dite "d'acquisition", contient les multiplexeurs et les interfaces Nevis vers le CAMAC. Le rôle de ces dernières sera, entre autres, d'étiqueter les temps codés par le n° du multiplexeur (définissant le n° de fils dans l'absolu) et de calculer le mot "longueur de bloc", dernière donnée délivrée par le système pour chaque événement.

Le dialogue avec le système d'acquisition est effectué à l'aide d'une interface CAMAC. Cette interface se trouve dans une baie d'acquisition CAMAC.

B. CODEUR DE TEMPS NEVIS (N° réf. 120-111)

Le codeur de temps digitalise les intervalles de temps entre les signaux successifs en provenance des 8 voies d'entrée et de l'entrée de déclenchement. Ces signaux provenant des fils "anodes" sont appelés "starts", le signal de déclenchement ou "stop" étant défini par le trigger physique de l'expérience. Le signal du trigger est nécessairement retardé de la durée de migration maximale de la chambre. Les codages sont effectués en permanence par rapport à un cycle d'horloge libre de 24ns, issus du module "Générateur d'horloge" (120-113) (voir §E).

Un compteur 6 bits, pour les poids forts des temps (2^4 à 2^9), commun à toutes les voies d'un module, compte le nombre de cycles d'horloge entre impulsions d'entrée successives.

Des registres rapides (CI MC 10176) enregistrent au vol, à l'instant où une voie est touchée, un "code de temps" de 7 bits permettant l'interpolation sur des intervalles de 1,5ns. Ces données, ainsi que les étiquettes repérant les voies touchées, nécessaires au calcul du temps, sont écrites dans la mémoire de données brutes à 16 positions (CI MC 10145). Cette opération est contrôlée par un bistable de synchronisation, validé lors du cycle d'horloge de 24ns suivant la saisie de l'information et opérant l'écriture dans la mémoire de données brutes. Si plus d'une entrée est touchée dans un même cycle, les codes de temps enregistrés seront inscrits simultanément à la même adresse de mémoire.

Ainsi, à n'importe quel instant, cette mémoire contient l'information "temps" des 16 derniers signaux arrivés (voir plus loin le cas de plusieurs "start" correspondant au même cycle d'horloge principal).

Dans le cas où le compteur d'horloge atteint le comptage correspondant au temps de drift maximum (ajustable par pas de 48ns jusqu'à 1.54 μ s), son information est suspendue jusqu'à ce qu'une nouvelle impulsion provoque son initialisation, puis un nouveau comptage.

Le processus est arrêté par un signal "stop" et le module est destiné à être lu par l'intermédiaire de l'encodeur. La saisie du code de temps se fait pour toutes les voies; ce procédé permettant d'éviter les erreurs dues à la dispersion des caractéristiques des différentes voies. Pour un signal "stop", le processus est le même.

En résumé, pour chaque impulsion arrivée dans le codeur (start ou stop) la mémoire contiendra (voir figure 3 par exemple)

- l'étiquette de la voie (1 bit/voie soit 8 bits)
- un bit de stop (0 pour les starts, 1 pour les stops)
- 6 bits de temps (2^4 à 2^9 : nombre de périodes de 24ns)
- 1 bit de contrôle de code (Gray bit 2)
- pour chaque voie, 6 bits de "code de temps" et de contrôle, destinés à l'alignement (extrapolation) de la mesure jusqu'à 1.5ns.

Code de temps

Le code de temps (7 bits) comprend 4 bits d'un code de Phase et 2 bits d'un code de Gray. Seuls 4 des 7 bits sont nécessaires pour l'interpolation à 1.5ns. Par ailleurs, on dispose de

- 7 bits pour la levée de doute de l'incertitude du code de Phase
- 1 bit pour la levée de doute du code de Gray par rapport au code de Phase
- 1 bit pour le test de l'incertitude du compteur par rapport au code de Gray.

En raison de ces codes d'autocorrection, seule la symétrie (duty cycle) du code de Phase doit être ajustée. Le reste des bits ne nécessite qu'un ajustage grossier (tolérance moyenne 3.75ns). Ce procédé simplifie grandement la fabrication.

Les codes de Phase et de Gray sont dérivés d'un oscillateur de 83 1/3Hz dont les signaux sont distribués de façon cohérente à tous les modules. Le code de Phase est formé dans chaque codeur par des retards (câbles) ajustés, définissant des intervalles de 1.5ns. Le code de Gray est créé dans les modules "générateur d'horloge" pour un ensemble de 10 modules "codeurs".

Multiplicité

Chaque module peut enregistrer des multiplicités allant jusqu'à 13 à 14 "starts" pendant un temps de drift maximum et correspondant à des cycles d'horloge différents. Cette limite de multiplicité est due à la taille de la mémoire des données brutes (16 positions) du codeur. Plusieurs voies peuvent

avoir des signaux "starts" dont la différence en temps avec l'impulsion précédente correspond au même cycle horloge. Dans ce cas, les informations de leur code de temps seront inscrites dans la même position de mémoire.

Temps mort

Le temps mort d'une voie est sans incidence sur les autres pendant la saisie de l'événement. Pour une même voie, il correspond à la durée du cycle de mémorisation (24ns) plus la fraction de temps pendant laquelle l'information attend la synchronisation. Les signaux se présentent de façon aléatoire, le temps mort moyen est de $1.5 \times 24\text{ns}$, soit 36ns.

L'ensemble des caractéristiques du module CODEUR sont recensées dans le tableau I.

C. ENCODEUR NEVIS (N° réf. 120-112)

Le module Encodeur a pour fonction de lire et de traiter les données brutes enregistrées par les codeurs de temps implantés dans le même châssis.

Il restitue pour chaque événement, les valeurs de temps, codées sur 10 bits, égales à la différence entre le temps "STOP" et le temps "START" par valeurs croissantes de numéro de voies de temps.

Lorsqu'un signal "STOP" est enregistré par le codeur, l'encodeur déclenche la séquence interrogation de l'ensemble des codeurs.

Les codeurs sont reliés par une chaîne de report (daisy chain) qui est interrompue si des données sont prêtes à être lues.

L'encodeur fait une première exploration de la mémoire "étiquettes" des voies touchées par décrémentation de l'adresse de la mémoire de données brutes, jusqu'à la détection de la mémorisation du stop précédent. Lors de cette opération, les états d'occupation sont mémorisés dans un registre intermédiaire.

Après cette séquence de scrutation, l'adresse de la mémoire de données brutes est repositionnée à l'adresse correspondant au "STOP" traité. L'encodeur prend en compte la valeur du temps correspondant au "STOP". Un circuit codeur de priorité (MC 10165) sélectionne, d'après le registre intermédiaire, l'adresse la plus basse d'une voie touchée. L'adresse de la position de mémoire brute est décrémentée. Lorsque l'indicateur d'occupation correspondant à la voie est activé, la valeur du temps de la mémoire de données brutes est prise en compte par l'encodeur.

Les 7 bits du code de Phase et du Code de Gray sont transcodés en binaire à l'aide d'un circuit combinatoire (voir table de vérité). La levée de doute de l'indétermination du code de Phase par rapport au code de Gray, est effectuée à l'aide d'une mémoire table préprogrammée, adressée par les bits des codes de Phase et de Gray des deux instants à comparer.

La valeur des bits de poids forts est corrigée par addition ou soustraction de la valeur, issue de cette mémoire, dans un codage de temps sur 10 bits.

Pour chaque donnée valide ainsi traitée, un signal de demande de transfert est généré par l'encodeur vers l'interface. Celui-ci prend en compte les données et renvoie un signal d'acquiescement autorisant l'encodeur à traiter la donnée suivante.

Ces aspirations s'enchaînent jusqu'à :

- i) dépassement de la plage de codage maximum
- ou ii) lecture de plus de 15 positions de la mémoire de données brutes supérieure
- ou iii) détection dans la mémoire de données brutes du stop précédent.

Lorsque la scrutation d'une voie est activée, le microprogramme explore la voie suivante ayant été enregistrée.

Si toutes les valeurs mémorisées d'un codeur de temps sont lues, une impulsion d'initialisation ("WRITE") est générée de l'encodeur vers le codeur. Cette impulsion revalide la chaîne du rapport et l'encodeur exploite ensuite les données du codeur suivant, interrompant la chaîne de rapport.

Lorsque tous les codeurs sont lus, un signal ("Data Ready") est émis vers l'interface et le signal ("Process") est désactivé. L'interface renvoie dans ce cas un signal "WRITE" qui réinitialise le bistable d'occupation de tous les codeurs de temps, les libérant ainsi pour une nouvelle acquisition.

Le déroulement des opérations est effectué sous le contrôle d'un microprogramme enregistrant une mémoire morte (ISRZ). S'il y a des erreurs, elles sont détectées par le microprogramme. Un signal "Encoder Error", ainsi que l'adresse du pas de programme concerné sont transférés vers l'interface et donnent lieu

- au transfert d'un mot d'erreur à la place d'un résultat de codage
- à la sortie d'une impulsion qui peut être comptée dans une échelle de comptage.

La détection d'erreurs de code de Phase et de Gray donne également lieu à la sortie d'une impulsion vers des échelles de comptage.

L'ensemble des caractéristiques du module ENCODEUR sont recensées dans le tableau II.

0. OSCILLATEUR - DISTRIBUTEUR D'HORLOGE - GENERATEUR D'HORLOGE - DISTRIBUTEUR DE SIGNAUX TEST

1. Oscillateur (1/F = 12ns)

Le module délivre un signal sinusoïdal de $0,7V_{\text{eff}}$ dans 50Ω sur deux sorties. Ce signal est le signal d'horloge de base du système NEVIS.

Les sorties de base de ce module sont connectées à l'entrée "CLOCK IN" du module "GENERATEUR D'HORLOGE" 112-113, directement ou par l'intermédiaire du module "DISTRIBUTEUR DE SIGNAUX D'HORLOGE NEVIS" 112-135.

2. DISTRIBUTEUR DE SIGNAUX D'HORLOGE NEVIS (N° réf. 120-135)

Le module "Distributeur de signaux d'horloge" est destiné à répartir le signal d'horloge de 83,33MHz issus de l'oscillateur principal vers les 2 modules "générateur d'horloge" 120-113 de chaque châssis NEVIS.

Le module accepte un signal sinusoïdal $\geq 0,7V_{\text{eff}}$ sous impédance caractéristique de 50Ω . Il fournit sur 15 sorties des signaux sinusoïdaux de $0,7V_{\text{eff}}$ dans une impédance caractéristique de 50Ω .

3. GENERATEUR D'HORLOGE NEVIS (N° réf. 120-113)

Le générateur d'horloge permet de répartir les signaux d'horloge 83,33MHz, dix codeurs qui lui sont associés, et les signaux du code de Gray sur le bus du panier d'acquisition. Il assure aussi la répartition cohérente du signal STOP issu du trigger de l'expérience à chacun des codeurs.

Les caractéristiques du module générateur d'horloge sont recensées dans le tableau III.

4. DISTRIBUTEUR DE SIGNAUX DE TEST

Le système NEVIS comporte une structure de contrôle. Des signaux de test peuvent être injectés par l'encodeur sur le bus d'interconnexion vers les codeurs. Ces signaux sont pris en compte lorsque le signal "INHIBIT" bloque les signaux d'entrée. Les intervalles de temps du train d'impulsions sont mémorisés

Jusqu'à ce qu'un signal de STOP provoque la demande de transfert. Chaque codeur aura enregistré, en principe sur ses 8 voies, les mêmes temps. Pour une fréquence d'impulsion voisine de 10MHz, chaque voie comportera 14 temps enregistrés pour le temps de codage maximum. Ce temps de codage maximum est automatiquement validé en mode de test par le signal "INHIBIT".

Un module "Distributeur de signaux de test" est destiné à répartir les signaux de test vers les entrées de test des modules "Encodeur" 120.112 de chaque châssis NEVIS.

E. CHASSIS DE CODAGE ET CHASSIS D'ACQUISITION (N° réf. 120-119)

1. CHASSIS DE CODAGE

Ce châssis (CC) reçoit les modules suivants :

- Encodeur 120.112 (E) 1 (ou 2) par châssis
- Générateur d'horloge 120.113 (C) 1 par châssis
- Codeur de temps 120.111 (R) 20 par châssis
- Termineur 120.114 T1 1 par châssis
- Termineur 120.115 T2 1 par châssis
- Test symétrie d'horloge 120.124. Ce module remplace un module codeur pour l'ajustage du module Générateur d'horloge.
- Interface 110.125. Ce module remplace le module Encodeur pour le test des codeurs de temps avec le module de visualisation Gray-Phase.

Chaque type de module doit être mis à la place qui lui est affectée dans la figure 2. Les positions non utilisées doivent être fermées par des panneaux vierges pour assurer une bonne ventilation.

Alimentation : une seule tension d'alimentation est nécessaire, soit -5V, 150A.

La dissipation d'énergie électrique est de
système de ventilation permanente.

Câblage de la chaîne d'interrogation : si l'on veut modifier le nombre de codeurs de temps du châssis, il y a lieu d'intervenir sur le câblage du bus arrière (pin 21 et $\overline{21}$), afin de rétablir la connexion de la chaîne d'interrogation.

2. CHASSIS D'ACQUISITION 120.119m

Ce châssis (CF) reçoit les modules suivants : (fig.2)

- Interface NEVIS CAMAC 120.117 (IC) 3 par châssis
- Multiplexeurs 120.116 (M) 14 par châssis
- Termineurs 120.118 (T3) 3 par châssis
- Visualisation Gray-Phase 120.126.

Le module de visualisation du code Gray et Phase peut être connecté à la place réservée à un module Interface CAMAC-NEVIS pour le test des modules Codeurs de temps.

Chaque type de module doit être mis à la place qui lui est affectée.

Alimentation : deux tensions d'alimentation doivent être fournies : -5V 10A
et +5V 10A.

F. INTERFACE NEVIS-CAMAC (N° réf. 120-117)

Le module NEVIS-CAMAC recueille sur le bus de multiplexage, les résultats de codage destinés à l'ordinateur. Il transfère, sous contrôle du dialogue avec le module CAMAC, la sortie des résultats du système NEVIS sous la forme de mots de 24 bits, dans l'ordre câblé du système (1er châssis, 1er codeur, 1ère voie, par valeurs croissantes du temps mesuré).

Le module dispose de plusieurs modes de fonctionnement :

- en ligne
- hors ligne : en automatique (continue)
 en pas à pas (single)
- la sélection "ADRESS MODE" permet, en position "SINGLE" du commutateur correspondant, d'adresser le multiplexeur défini par les 5 commutateurs 2^0 à 2^4 .

En cas d'erreur Encodeur", une option permet

- 1) d'interrompre le transfert de résultats de codage en cours dans les mêmes conditions qu'un signal "ABORD" (voir schéma CAMAC Interface n° 6019 - 3/7; connexion JUMPER 60(6) à 24(12).
- ou f1) la suspension en "off line" de l'exploration avec arrêt sur l'erreur. Ceci permet de reconnaître l'origine de l'erreur. Une pression sur le poussoir "single cycle" permet de continuer l'exploration jusqu'à une nouvelle erreur (voir schéma CAMAC Interface n° 6019 - 3/7; connecteur 8).

Pour chaque événement (trigger), on aura à lire un certain nombre de mots "codage de temps de drift", présents dans la limite du temps de migration maximum, suivi d'un mot "longueur de bloc". Ce dernier, fourni par l'interface, correspond au nombre total des mots lus. Des mots d'erreur peuvent apparaître en cours de sortie des résultats et avant le mot "longueur de bloc" qui est toujours le dernier mot présenté au CAMAC par le Nevis (voir figure 4 pour la structure des mots).

Les caractéristiques du module Interface NEVIS-CAMAC sont recensées dans le tableau V.

G. STRUCTURE DU SYSTEME NEVIS A SPES III

L'électronique associée aux chambres à localisation du spectromètre SPES III, comprend deux systèmes de codage NEVIS distincts (voir fig.5); l'un pour la lecture de la chambre MIT et l'autre pour la lecture des deux chambres du type CERN.

Les fils de lecture MIT sont regroupés en une partie "gauche", MITG, et d'une partie "droite", MITD, correspondant aux parties situées de part et d'autre de l'axe optique du spectromètre. Chaque partie comprend 176 fils, occupant 22 modules "codeurs", répartis sur 1 1/2 châssis dits de codage. L'identification de chacune des parties est faite au niveau des encodeurs et des multiplexeurs correspondants, assurant une structure de mots plus simple pour une exploitation faite par l'informatique.

Le système de lecture des chambres CERN regroupe tous les fils d'un même plan de mesure (96 fils/plan) dans un châssis de codage comprenant 12 modules "codeurs". Ici aussi l'identification de chaque plan de coordonnées est faite au niveau des encodeurs et multiplexeurs correspondants.

Chaque système a sa propre interface NEVIS/CAMAC située à proximité des modules multiplexeurs correspondants, dans le châssis d'acquisition. Les interfaces NEVIS de chaque système sont ainsi reliées à deux interfaces NEVIS distinctes dans la baie d'acquisition CAMAC.

TABLEAU I. CARACTERISTIQUES D'ENTREE ET DE SORTIE DU CODEUR DE TEMPS

Entrées

"START 0 à 7" sur face avant, connecteur 28 broches signal NIM rapide, actif $\geq -0,6V$, repos 0V, impédance 50 Ω (liaison capacitive)

"STOP" signal ECL. Ce signal est issu du module horloge (Clock generator) assurant aussi la distribution cohérente du signal de trigger ou "STOP"

- la prise en compte du signal "STOP" s'effectue sur le front de fin d'impulsion
- les entrées "start" des codeurs sont inhibées par la présence du signal "STOP".

Sorties (en plus des liaisons vers le bus de données ECL)

"SYNC" ce signal permet de mettre en évidence la prise en compte des informations de temps uniquement destinées à la maintenance.

Remarques :

- 1) Les modules "CODEUR" sont connectés sur un bus de données ECL en direction du module ENCODEUR.
- 2) Chaque codeur comporte, accessible sur la face avant, deux potentiomètres d'ajustage de la symétrie d'horloge interne. Leur réglage est effectué en laboratoire dans des conditions spécifiques...
- 3) La neutralisation d'un codeur (défectueux ou émettant des données erronées) se fait en terminant l'entrée "STOP" du module concerné par une adaptation 50 Ω .

TABEAU II. CARACTERISTIQUES D'ENTREE ET DE SORTIE DE L'ENCODEUR

Le temps maximum de codage est défini par la position des commutateurs L2 à L5 à l'intérieur de ce module.

Temps de codage maximum 1.44µs

soit le codage maximum $1024 - 64 = 990$ cnx

pour L2 à L5 en position "ON" (enfoncé).

Les combinaisons de L2 à L5 en position "OFF", définissent les valeurs soustraites de la valeur de codage maximum

soit L2 : 64

L3 : 128

L4 : 256

L5 : 512.

Le module reçoit les données des codeurs par l'intermédiaire d'un bus de données ECL en fond de panier.

La liaison ENCODEUR-MULTIPLEXEUR est faite par câble pour le transfert des résultats de codage vers l'interface, par l'intermédiaire des modules multiplexeurs.

ENTREES

"TEST" signal ECL issu du module de commande. Ce signal permet l'injection, dans toutes les voies de codeurs de temps concernés par l'encodeur, d'un signal de test.

**TABEAU III. CARACTERISTIQUES D'ENTREE ET DE SORTIE
DU GENERATEUR D'HORLOGE**

Entrées

"CLOCK IN" signal 83,33MHz sinusoïdal, impédance 50 Ω .

"STOP IN" signal NIM rapide, actif $\geq -0,6V$, repos 0V, impédance 50 Ω .
signal trigger de l'expérience.

- la prise en compte du signal "STOP" s'effectue sur le front de fin d'impulsion
- les entrées "start" des codeurs sont inhibés par la présence du signal "STOP".

Sorties

"STOP OUTPUTS" signal ECL. Ces signaux doivent être transportés par des câbles de même longueur, pour l'ensemble du système, aux entrées "STOP" des codeurs 120-111.

Remarque :

Le module est connecté sur un bus en direction des modules CODEURS. Ce module comporte, accessible sur la face avant, un potentiomètre d'ajustage du "duty cycle". Ce réglage, effectué à l'aide du module de test de symétrie d'horloge 120-124, ne doit en aucun cas être retouché (réservé aux mises au point en laboratoire).

**TABLEAU IV. CARACTERISTIQUES D'ENTREE ET DE SORTIE
DU DISTRIBUTEUR DE SIGNAUX TEST**

"ENTREE" signal NIM rapide, actif $\geq -0,6V$, repos $0V$, impédance 50Ω .

"INHIBIT" signal NIM rapide, actif $\geq -0,6V$ repos $0V$, impédance 50Ω .

"SORTIE" signal ECL. Ces signaux doivent être transportés jusqu'aux entrées des encodeurs 120-112, avec des câbles de même longueur pour l'ensemble du système.

TABLEAU V. CARACTERISTIQUES D'ENTREE ET DE SORTIE
DE L'INTERFACE NEVIS CAMAC

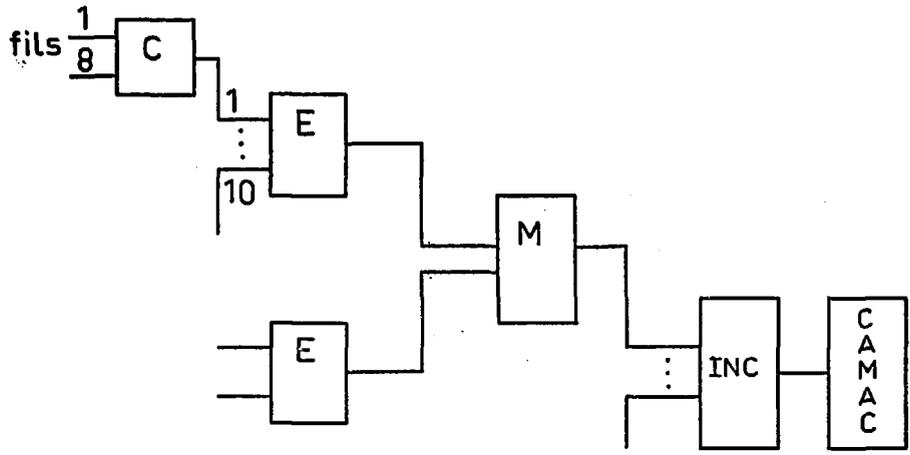
Entrées

- "START" le signal "start transfert" déclenche la séquence de sortie des résultats de codage. Il doit être fourni après tout signal de trigger "stop" vers le codeur.
- "CLEAR" ce signal initialise instantanément le système de codage de temps. Après ce signal, le système est prêt à acquérir un nouvel événement. Un "clear" interne est généré par l'interface en fin de transfert des résultats de codage.
- "ABORD" ce signal provoque l'arrêt normal de la séquence de transfert vers l'ordinateur : fin du transfert en cours et émission d'un signal de fin de transfert de données ou "end of data" (EOD). Le signal "ABORD" doit être maintenu jusqu'à la sortie du signal "EOD".
- "INHIBIT" ce signal bloque l'entrée des signaux "START" sur les codeurs de temps sans bloquer le passage du signal de TEST. Ce signal supprime aussi temporairement la limite du temps de drift maximum choisie au niveau du module "Encodeur".

Sorties

- "ERREUR ENCODEUR" ces sorties permettent de dénombrer les différents types d'erreurs détectés par le système au niveau de l'encodeur
- "ERREUR θ " (respectivement des erreurs d'étiquetage, de code de Phase et de code de Gray)
- "SD" ce signal correspond au "OU" logique de toutes les demandes de transfert des résultats issus des modules "Encodeur".
- "EOD" ce signal indique que toutes les données ont été transférées. Le système est disponible pour l'acquisition d'un nouvel élément.

Tous les signaux d'entrée ou de sortie répondent aux normes NIM rapide :
actif -0,7V, repos 0V.



C : codeur
 E : encodeur
 M : multiplexeur
 INC : interface Nevis / Camac

Figure 1. Schéma de principe de la lecture des chambres à migration.

Implantation des modules du système NEVIS

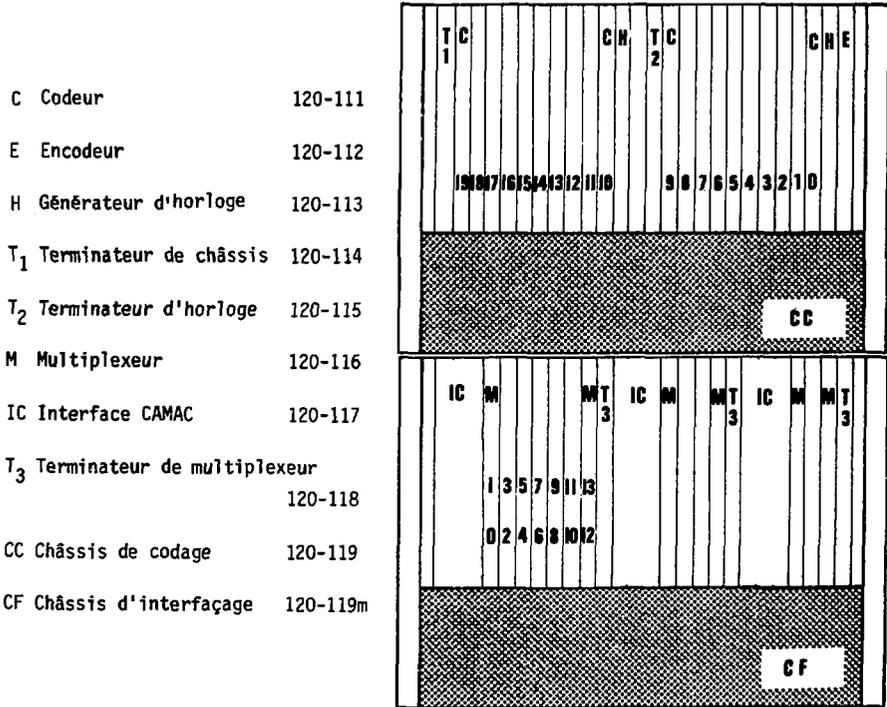
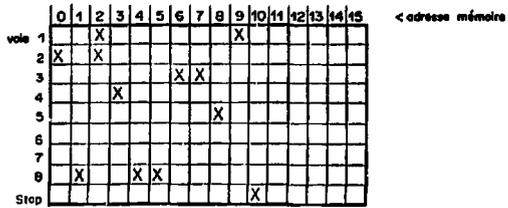


Figure 2. Châssis de codage - Châssis d'interfaçage.

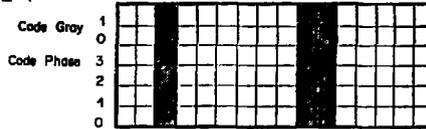
ETIQUETTE



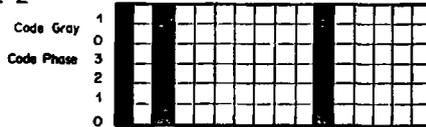
TEMPS



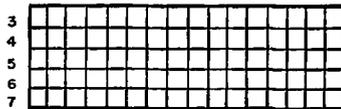
VOIE 1



VOIE 2



VOIES 3 à 7



VOIE 8

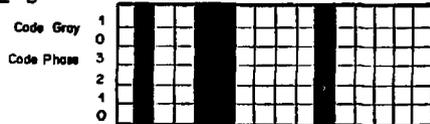
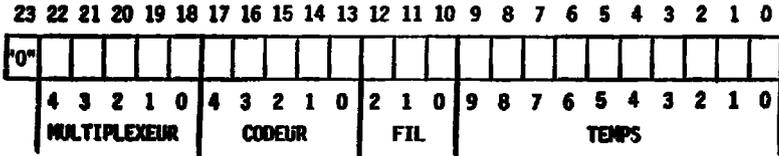
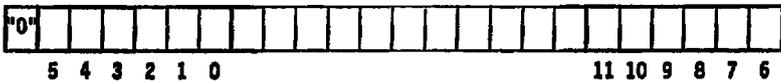


Figure 3. Structure de la mémoire d'un codeur. Représentation d'un événement multitraces de multiplicité 11.

mot "codage de temps"



mot "longueur de bloc"



mot d'erreur

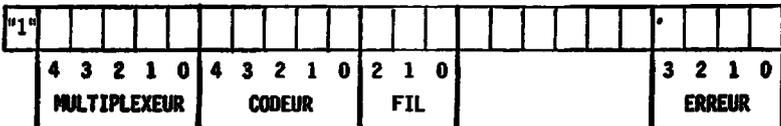


Figure 4. Structure des mots de données

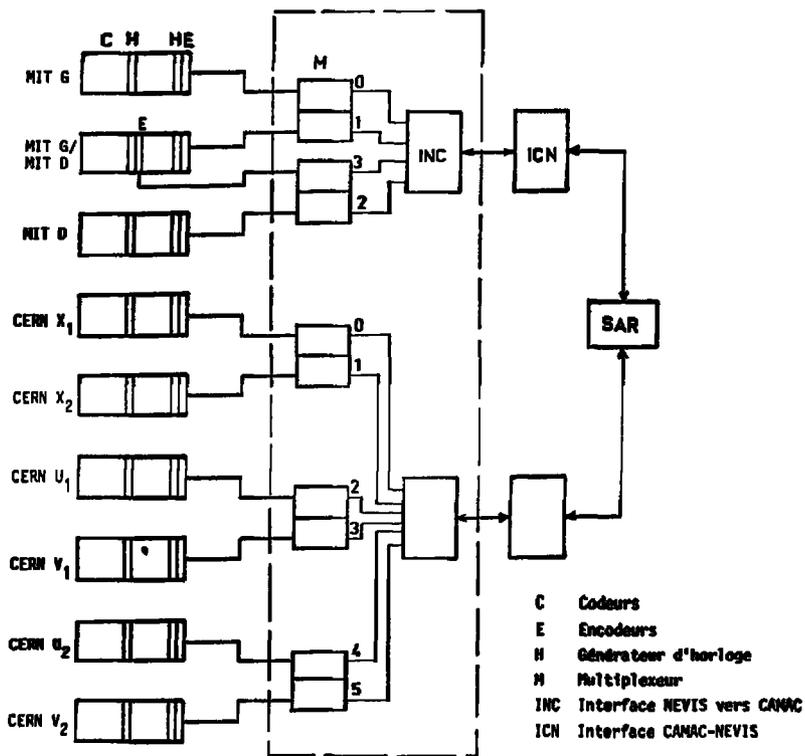


Figure 5. Structure d'implantation générale du système de lecture des chambres à migration.