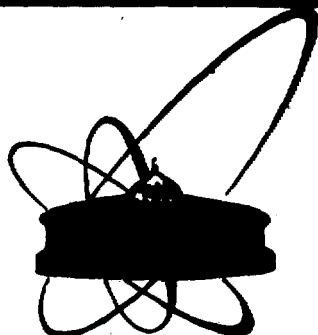


RU 9206617



**СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА**

P10-90-589

**В.А.Антюхов, Н.И.Журавлев, С.В.Игнатьев,
Г.Крайне, А.В.Мальшев, Т.Опалек, В.Т.Сидоров,
А.Н.Синаев, А.А.Стахин, И.Н.Чурин**

**ЦИФРОВЫЕ БЛОКИ В СТАНДАРТЕ КАМАК
(выпуск XVIII)**

1990

В настоящей работе публикуются краткие характеристики и блок-схемы 18-й серии цифровых блоков в стандарте КАМАК, разработанных в Лаборатории ядерных проблем ОЯЭИ.

Обозначение каждого блока состоит из двух букв и трех цифр. Первая буква К постоянна для всех блоков и означает, что блок выполнен в стандарте КАМАК. Вторая буква показывает принадлежность блока к определенному классу (см. таблицу). Цифры означают номер разработки.

Таблица

Код ЛЯП	Класс блока
КА	Аналоговая обработка информации
КВ	Вывод цифровых данных
КИ	Интерфейсы внешних устройств, индикаторы
КК	Контроллеры, интерфейсы магистрали, драйверы ветви
КЛ	Логическая (цифровая) обработка информации
КМ	Управляющие блоки с микропроцессорами
КП	Блоки, не вошедшие в другие группы
КР	Параллельный ввод цифровых данных
КС	Последовательный ввод цифровых данных
КТ	Тестовые блоки
КУ	Вспомогательные блоки управления
КЭ	Интерфейсы ЭВМ

Ниже приводится список блоков, рекомендуемых для использования в новых системах. Римские цифры I-XVII означают соответственно номера ранее опубликованных выпусков ^{1-17/}, а цифра XVIII - настоящий выпуск. Вторая цифра означает номер страницы в соответствующей публикации.

1. КА 001 - преобразователь заряд-код (2x255 каналов)	V-6
2. КА 002 - коммутатор аналоговых сигналов (0;100 мкА)	V-8
3. КА 003 - коммутатор аналоговых сигналов (-6;6 В)	V-10
4. КА 004 - коммутатор аналоговых сигналов (0;127 В)	VI-6
5. КА 007 - преобразователь амплитуда-код (8192 канала)	VII-4
6. КА 009 - цифроаналоговый преобразователь (2x10 бит)	X-4
7. КА 010 - преобразователь заряд-код (8x255 каналов)	XI-4
8. КА 011 - преобразователь амплитуда-код (4096 каналов)	XIV-4
9. КА 012 - анализатор заряда	XVIII-4
10. KB 002 - выходной регистр (2x16 бит, ТТЛ)	III-4
11. KB 003 - выходной регистр (16 бит, НМТ)	IV-6
12. KB 004 - часы	V-12
13. KB 005 - генератор импульсов (1 Гц-20 МГц)	V-14
14. KB 007 - выходной релейный регистр (2x16 бит)	XVII-4
15. KI 001 - индикатор магистрали (16 бит)	I-17
16. KI 011 - интерфейс графического дисплея	V-20
17. KI 015 - регистр ввода-вывода (16 бит, ТТЛ)	VI-16
18. KI 018 - вывод информации с проволочных камер	VII-12
19. KI 022 - последовательная межкрейтная связь	VII-20
20. KI 023 - интерфейс матричного АЛЛУ	VI-22
21. KI 026 - индикатор магистрали (24 бита)	VIII-8
22. KI 027 - интерфейс графопостроителя	VIII-10
23. KI 029 - интерфейс цветного телевизионного монитора	IX-4
24. KI 030 - интерфейс координатного шара	IX-6
25. KI 031 - интерфейс НМТ ИЗОТ 5003/5005	IX-8
26. KI 036 - малогабаритный графический дисплей	XI-7
27. KI 038 - интерфейс дисплея анализатора (16 бит)	XII-4
28. KI 042 - интерфейс шагового двигателя	XIV-6
29. KI 044 - интерфейс дисплея анализатора (24 бита)	XIII-4
30. KI 046 - графический интерфейс	XIV-8
31. KI 047 - последовательный интерфейс	XVI-4
32. KI 048 - интерфейс цветного телемонитора	XVII-6
33. KI 049 - дополнительная память интерфейса телемонитора	XVII-10
34. KI 050 - последовательная межкрейтная связь	XVII-6
35. KI 051 - интерфейс приборной шины	XVIII-12
36. KK 001 - контроллер с фиксированными программами	I-18
37. KK 003 - проверочный контроллер	I-22
38. KK 004 - универсальный контроллер крейта	II-8
39. KK 005 - контроллер крейта типа А1	V-24
40. KK 007 - интерфейс магистрали	IX-12
41. KK 008 - драйвер ветви	X-12
42. KK 009 - контроллер крейта для ПЭВМ типа IBM-PC/XT	XV-4
43. KK 011 - последовательный контроллер крейта	XVIII-16
44. KK 012 - контроллер крейта для ПЭВМ IBM-PC/XT/AT	XVIII-20
45. KK 080 - управление магистралью для микроЭВМ KM 080	XIV-10
46. KK 086 - управление магистралью для микроЭВМ KM 086	XV-8
47. KL 001 - коммутатор логич. импульсов (16 вх., 1 вых.)	III-10
48. KL 002 - управляемая задержка (0,5-63 нс)	III-12
49. KL 003 - коммутатор логич. импульсов (9 вх., 9 вых.)	IV-18
50. KL 006 - буферный накопитель (1Kx16 бит)	VIII-16
51. KL 011 - коммутатор логич. импульсов (1 вх., 8 вых.)	VII-20
52. KL 014 - управление последовательной записью в память	XI-12
53. KL 018 - управление инкрементной записью в память	XII-14
54. KL 019 - управление инкрементной записью в память	XIII-8

55. КЛ 021	- управление многомерными измерениями	XII-18
56. КЛ 022	- цифровые окна (16 окон по 12 бит)	XIII-10
57. КЛ 024	- оперативная память анализатора (4К x 24 бит)	XIII-12
58. КЛ 025	- оперативная память анализатора (8К x 16 бит)	XIV-12
59. КЛ 026	- оперативная память микроЭВМ (16К x 8 бит)	XIII-14
60. КЛ 027	- преобразователь уровней НМН-ТТЛ и ТТЛ-НМН	XIII-16
61. КЛ 028	- разветвитель сигналов с уровнями ТТЛ	XIII-17
62. КЛ 029	- преобразователь уровней ТТЛ-НМН (16 входов)	XV-22
63. КЛ 030	- регистратор двумерных спектров (входн. блок)	XV-14
64. КЛ 031	- регистратор двумерных спектров (выходн. блок)	XV-16
65. КЛ 032	- преобразователь длины слова (24-16 бит)	XVI-12
66. КЛ 033	- буферный накопитель (4К x 16 бит)	XVI-14
67. КЛ 034	- управление многоканальным анализатором	XVII-8
68. КЛ 035	- оперативная память анализатора (16К x 8 бит)	XVII-12
69. КЛ 036	- накопитель (16 x 16 бит)	XVII-14
70. КМ 080	- микроЭВМ на основе БИС серии КР580	XIV-14
71. КМ 086	- микроЭВМ на основе БИС серии КР1810	XV-10
72. КЛ 002	- контроль напряжений питания крейта	VI-22
73. КЛ 003	- источник питания (± 12 В, 2 А)	VII-26
74. КЛ 005	- программатор ППЗУ типа К155РЕ3 и К556РТ4	XI-18
75. КЛ 006	- терминатор ветви КАНАК	XI-20
76. КЛ 007	- терминатор шины малых и микроЭВМ	XI-21
77. КЛ 008	- программатор СПЗУ типа К573РФ1 и К573РФ2	XIII-18
78. КЛ 009	- программатор СПЗУ емкостью 2К + 64К байт	XV-18
79. КЛ 010	- программатор ППЗУ емкостью 256 + 6К бит	XVII-16
80. КР 002	- регистр констант (16 бит)	II-8
81. КР 005	- входной регистр (2 x 16 бит, ТТЛ)	II-14
82. КР 007	- входной регистр (16 бит, ТТЛ)	IV-20
83. КР 010	- регистр констант (8 декад)	VI-23
84. КР 011	- входной регистр (16 бит, 10 нс, НМН)	VIII-24
85. КР 012	- входной регистр (16 бит, 10 нс, ЭСП)	XVI-16
86. КС 002	- двоичный счетчик (25 МГц, 2x16 бит)	I-6
87. КС 008	- двоичный счетчик (25 МГц, 8x8 бит)	II-16
88. КС 011	- счетчик-измеритель времени (25 МГц, 16 бит)	III-18
89. КС 013	- установочный счетчик (20 МГц, 10 декад)	III-22
90. КС 014	- десятичный счетчик (25 МГц, 4x8 декад)	III-24
91. КС 017	- двоичный счетчик (25 МГц, 4x16 бит)	VI-24
92. КС 018	- десятичный счетчик (100 МГц, 12 декад)	VII-28
93. КС 019	- двоичный счетчик (25 МГц, 8x16 бит)	IX-14
94. КС 020	- двоичный счетчик (150 кГц, 16x16 бит)	IX-16
95. КС 021	- двоичный счетчик (200 МГц, 2x32 бит)	IX-18
96. КС 022	- счетчик-интенсиметр (100 МГц, 8 декад)	IX-20
97. КС 023	- двоичный счетчик (80 МГц, 16 бит)	XI-22
98. КС 024	- таймер (2 экспозиции, 0,1 мс + 114 суток)	XIV-16
99. КТ 002	- тестер контроллеров крейта	XV-20
100. КТ 003	- тестер контроллеров типа А1	XVI-18
101. КТ 004	- тестер многоканальных анализаторов	XVI-20
102. КТ 005	- эмулятор шины ПЭВМ	XVIII-24
103. КУ 002	- внешнее управление	II-20
104. КУ 004	- грейдер сигналов L для контроллера КК 005	III-26
105. КУ 006	- грейдер сигналов L для контроллера КК 001	IV-28
106. КЭ 001	- интерфейс ЭВМ СМ-3 и СМ-4 по КГД	IX-22
107. КЭ 002	- интерфейс ЭВМ "Электроника-60" по КГД	IX-24
108. КЭ 003	- интерфейс ЭВМ "Электроника-60" по ПК	IX-26

АНАЛИЗАТОР ЗАРЯДА КА 012

Ширина блока 17,2 мм.

Блок содержит преобразователь заряд-код и инкрементную память.

Преобразователь заряд-код имеет следующие параметры:

- число каналов - 256;
- чувствительность преобразования - 255 пКл на всю шкалу;
- линейный диапазон - 0÷12 мА;
- максимальное время преобразования - 12,8 мкс;
- температурный дрейф - 0,1 канала/°С;
- интегральная нелинейность - ±0,5%;
- входное сопротивление - 50 Ом.

Входной ток должен иметь отрицательную полярность. Он заряжает интегрирующую емкость в блоке во время наличия сигнала "Пуск".

Сигнал "Сброс" переводит преобразователь в начальное состояние.

Емкость памяти составляет 256×16 бит; цикл обращения - 500 нс.

Во время разряда интегрирующей емкости генератор Г выдает импульсы с частотой 20 МГц, которые поступают на 8-разрядный счетчик. При переполнении счетчика запись в память не производится.

По окончании разряда триггер $T_{\text{Выз}}$ переходит в "1" и содержимое счетчика по сигналу "Запись" переносится в регистр адреса.

Содержимое ячейки памяти по данному адресу передается в инкрементатор и, увеличенное на 1, возвращается в ту же ячейку.

По сигналу из схемы управления "Готов" триггер $T_{\text{Выз}}$ переходит в "0".

Вывод данных в магистраль и запись данных с магистрали начинаются по команде F(25), а вывод данных - также при поступлении внешнего сигнала "Конец экспозиции". При этом триггер $T_{\text{Обм}}$ переходит в "1" и в магистраль из схемы управления подается сигнал L.

Вывод производится на шины R1÷R16 по командам F(0) в режиме ULS.

Запись данных производится с шин W1÷W16 по командам F(16).

Очистка памяти осуществляется по команде F(9), которая переводит триггер $T_{\text{Оч}}$ в "1".

Операции вывода данных, записи с магистрали и очистки памяти производятся последовательно по ячейкам, начиная с нулевой, и заканчиваются возвращением в "0" соответственно триггера $T_{\text{Обм}}$ или $T_{\text{Оч}}$ по сигналу переполнения регистра адреса.

На время нахождения одного из триггеров $T_{\text{Выз}}$, $T_{\text{Обм}}$ или $T_{\text{Оч}}$ в "1" регистрация поступающих токовых импульсов прекращается. Регистрация блокируется также командой F(24) и разблокируется командой F(26).

Сигналы "Пуск", "Сброс", "Конец экспозиции" должны иметь уровни НИМ.

Сигнал Z устанавливает в "0" счетчик, регистр адреса и триггеры.

Блок выполняет следующие команды с магистрали:

NA(0)F(0) - вывод данных в магистраль	Q=1
NA(0)F(8) - проверка наличия сигнала L	Q=L
NA(0)F(9) - очистка памяти	Q=0
NA(0)F(10) - сброс триггера L	Q=0
NA(0)F(16) - запись данных с магистрали	Q=1
NA(0)F(24) - блокировка режима измерения	Q=0
NA(0)F(25) - установка режима обмена с магистралью	Q=0
NA(0)F(26) - разблокировка режима измерения	Q=0.

Потребляемый ток: 60 мА по цепи +24 В; 1 А по цепи +6 В;
40 мА по цепи -6 В; 25 мА по цепи -24 В.

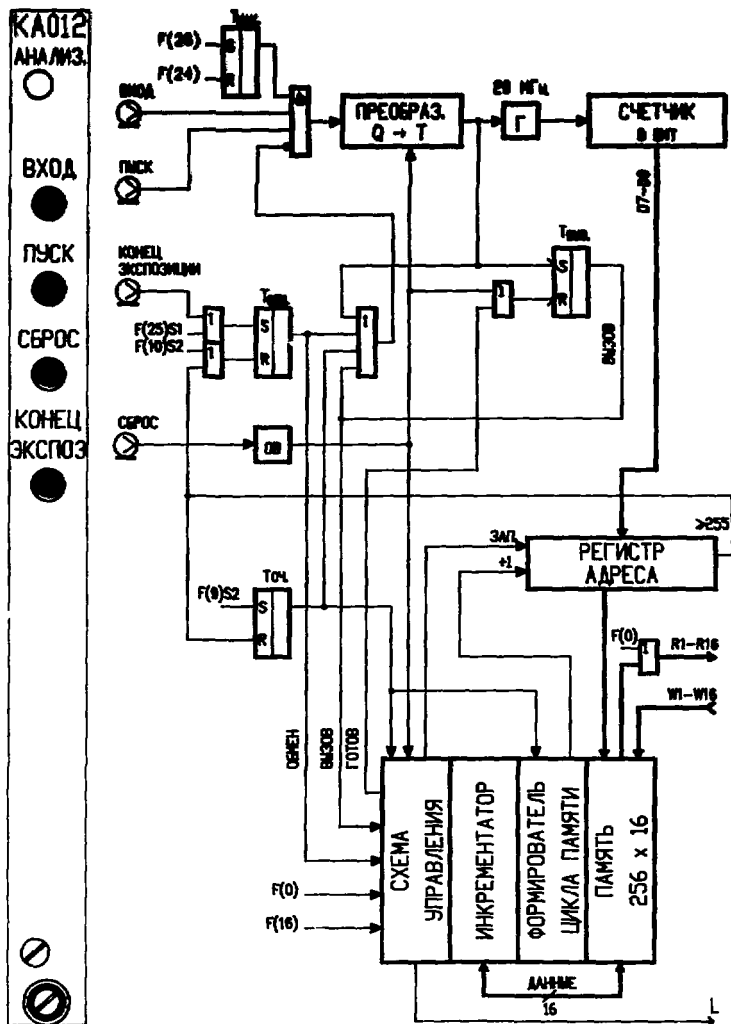


Рис. 1. Передняя панель и блок-схема анализатора заряда КА 012.

ИНТЕРФЕЙС ЦВЕТНОГО ТЕЛЕМОНИТОРА КИ 048

Ширина блока 34,4 мм.

Назначение: вывод на экран изображения, содержащего 512x256 точек, каждая из которых может иметь один из 16 цветов для цветного монитора или одну из 16 градаций яркости для черно-белого монитора.

При работе совместно с блоком дополнительной памяти телемонитора КИ 049 число цветов может быть увеличено до 256.

Блок имеет микропрограммное управление, которое обеспечивается 12-разрядным процессором, собранным на основе БИС серии К1804.

Память изображения представляет собой динамическое ОЗУ, состоящее из отдельных полей емкостью по 128К бит, каждое из которых формирует на экране монитора изображение, содержащее 512x256 точек.

Интерфейс КИ 048 содержит 4 таких ОЗУ (1:4).

Более подробные данные о памяти приведены в описании блока КИ 049.

Цветное изображение образуется видеосигналами R, G и B, которые формируются тремя цифроаналоговыми преобразователями ЦАП1-ЦАП3, содержащими по 6 входов. Данные с полей 1:3 подаются в соответствующий ЦАП на вход, имеющий наибольший вес, а данные с остальных полей поступают параллельно на все три ЦАП, причем чем больше номер поля, тем меньше вес соответствующего входа ЦАП.

Градации яркости черно-белого изображения образуются видеосигналом V, который формируется цифроаналоговым преобразователем ЦАП4. На его входы подаются данные с полей 1:4, причем чем больше номер поля, тем меньший вес имеет соответствующий вход ЦАП4.

Импульсы от генератора с частотой 20 МГц поступают в счетчик, где после деления на два тактовым триггером последовательно подаются на счетчик точек и счетчик строк, которые формируют строку с 512 рабочими точками и кадр с 256 рабочими строками, а также отводят 128 точек и 56 строк соответственно для обратного хода луча строки и кадра. После отсчета рабочих участков образуются строчный ССИ и кадровый КСИ синхронимпульсы, а также их смесь ССИ.

Точки выводятся на экран с тактовой частотой 10 МГц. Каждая точка на экране обновляется с частотой 50 Гц.

Формирование управляющих импульсов для обращения к ОЗУ производится с помощью тактового триггера и 1-2 разрядов счетчика точек. Сигналом с 3-го разряда этого счетчика образуются два цикла обращения длительностью по 400 нс каждый.

В первом цикле обращения производится выборка байта данных из поля ОЗУ для его вывода на экран. В нем формируется сигнал WSR занесения в сдвигающий регистр. Сигналы адреса образуются выходами 4:9 разрядов счетчика точек и 1:8 разрядов счетчика строк, которые через мультиплексор адреса подаются в ОЗУ по шинам A0:A6 в два приема.

Второй цикл обращения используется для записи данных в ОЗУ или выборки данных для чтения через магистраль КАМАК. При этом по адресным шинам A0:A6 в два приема подаются 4:9 биты координаты X и 1:8 биты координаты Y, выдаваемые процессором.

Запись в ОЗУ и считывание из него в магистраль КАМАК производится во время как прямого, так и обратного хода луча. При этом вывод на экран не прерывается и искажений не возникает.

На экране можно создавать следующие элементы: отдельную точку, байт из 8 точек по горизонтали, знак, вектор, дугу до 90° и заполненный прямоугольник (фон).

Режимы работы интерфейса и исходные данные для их выполнения задаются командой NA(0)F(16), причем при задании режимов работы - W16=1, а при задании исходных данных - W16=0.

При задании режимов работы разряды W имеют следующие значения:

16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
1	Коды режимов				-	W/E	CFC	Номера полей ОЗУ							

Коды режимов имеют следующее назначение:

Коды режимов				Назначение режима
W15	W14	W13	W12	
0	0	0	0	Запись точки
0	0	0	1	Запись знака
0	0	1	0	Построение вектора
0	0	1	1	Построение дуги
0	1	0	0	Заполнение прямоугольника
0	1	1	1	Запись байта
1	0	0	0	Чтение прямоугольника.

Сигналы с шин W16:W12 запоминаются в разрядах 9:5 регистра режима, а 4 младших его разряда равны 0.

Сигналы с шин W9:W1 заносятся в соответствующие разряды регистра управления цветом. Если бит управления полями (CFC) W9=1, то обращение производится только к выбранным полям ОЗУ, т.е. к тем, которым соответствуют "1" в битах W8:W1 соответственно. При считывании данные только из этих полей выводятся на экран, а при записи только в них заносится значение бита запись/стирание (W/E) W10.

Если бит W9=0, то обращение производится по всем полям. При считывании содержимое всех полей выводится на экран, а при записи в выбранные поля в зависимости от кода режима может заноситься значение или бита W10, или очередного бита в байте, независимо от значения W10, а в остальные поля записываются нули.

При задании исходных данных разряды W имеют следующие значения:

16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
0	Коды данных				-	Знак	Д а н н ы е								

Коды данных имеют следующее назначение:

Коды данных				Назначение данных
W15	W14	W13	W12	
0	0	0	1	Координата X _н
0	0	1	0	Координата Y _н
0	1	0	1	Координата X _ц
0	1	1	0	Координата Y _ц
0	1	1	1	Коэффициент увеличения
1	0	0	0	Координата X _к
1	0	0	1	Координата Y _к
1	0	1	0	Код знака
1	0	1	1	Байт данных.

В обозначениях буква "н" означает начало, "к" - конец, "ц" - центр. Сигналы шин W16:W12 заносятся в разряды 9:5 регистра управления данными, 4 младших его разряда равны 0. Состояние шины W10 запоминается в разряде 12, шин W9:W1 - в разрядах 9:1 регистра данных, 10 и 11 его разряды равны 0.

Регистры режима и управления данными содержат начальные адреса соответствующих микропрограмм. Для правильного функционирования интерфейса необходимо сначала подать команду задания режима работы, а потом - команду задания исходных данных в следующем порядке:

При записи точки - координаты X_K и Y_K ;

При записи знака - координаты X_H , Y_H , коэф.увеличения, код знака;

При построении вектора - координаты X_H , Y_H , X_K , Y_K ;

При построении дуги - координаты X_H , Y_H , X_C , Y_C , X_K , Y_K ;

При заполнении прямоугольника - координаты X_H , Y_H , X_K , Y_K ;

При записи байта - координаты X_H , Y_H , байт данных;

При чтении прямоугольника - координаты X_H , Y_H , X_K , Y_K .

За начало координат принят левый верхний угол экрана.

Для прямоугольника начальные координаты обозначают его левый верхний угол, конечные - правый нижний угол.

Команды с координатой Y_K , кодом знака и байта данных должны подаваться последними, т.к. являются стартовыми для выполнения микропрограмм режимов.

После записи каждого элемента исходных данных, кроме стартового, подается сигнал L . По завершении выполнения микропрограммы режима устанавливаются в "1" триггеры L , блокировки Q и переводится в "0" триггер $T_{вкл.}$, управляющий работой генератора процессора с частотой ~ 100 кГц.

В режиме "Чтение прямоугольника" данные из ОЗУ изображения передаются байтами в магистраль КАМАК, чтение в которой производится в режиме ULS .

В режиме "Запись знака" с помощью генератора знаков возможно формирование 96 изображений русских и латинских букв и цифр, а также графических символов. Знак выводится в виде матрицы 8×8 точек, причем символы занимают всю матрицу, а буквы и цифры 5×7 точек. Их размер может быть изменен заданием целочисленного коэффициента увеличения.

Построение вектора и дуги возможно в любом направлении как с помощью задания всех координат, так и путем использования в качестве начальной точки конца предыдущего аналогичного элемента.

Если включен тумблер "Фон знака", то при записи знака цвет исходного фона сохраняется.

Если включен тумблер "Цвет", то на экран будет выводиться содержимое всех полей ОЗУ независимо от состояния бита 9 (CFC) в команде задания режима.

Сигналы управления видеомонитором R,G,B,V,ССИ,КСИ и ЭСИ выведены на коаксиальные разъемы МК-50. Подключение блока дополнительной памяти КИ 049 производится через разъем РР15-50, а подключение интерфейса координатного шара КИ 30 - через разъем РР15-23; назначение контактов этих разъемов указано в описаниях указанных блоков.

Сигнал Z включает блокировку сигнала L.

Блок выполняет следующие команды с магистралей:

NA(0)F(0) - чтение байта из памяти изображения	Q=1*
NA(0)F(8) - проверка наличия сигнала L	Q=L
NA(0)F(10) - сброс сигнала L	Q=0
NA(0)F(16) - запись режима и исходных данных	Q=1
NA(0)F(24) - блокировка сигнала L	Q=0
NA(0)F(26) - разблокировка сигнала L	Q=0

*Q=1, если триггер блокировки этого сигнала сброшен.

Потребляемый ток: 4 А по цепи +6 В и 1,1 А по цепи -6 В.

ДОПОЛНИТЕЛЬНАЯ ПАМЯТЬ ИНТЕРФЕЙСА ТЕЛЕМОНИТОРА КИ 049

Ширина блока 17,2 мм.

Назначение: увеличение числа цветов в изображении, выводимом на экран телемонитора с помощью интерфейса КИ 048.

Блок представляет собой динамическое ОЗУ, состоящее из 4 полей (5÷8) емкостью по 128 бит, каждое из которых хранит данные для изображения размером 512x256 точек. Основу поля составляют 8 интегральных схем памяти типа K565РУ6, имеющих структуру [6Nx] бит.

Использование каждого поля увеличивает вдвое число цветов для точки, следовательно, общее число цветов при наличии данного блока возрастает с 16 до 256. Блок допускает установку неполного числа полей.

Адресация во всех полях ОЗУ производится одновременно.

14-разрядный адрес ячейки в интегральной схеме памяти выбирается по шинам А0÷А6 в два приема. Сначала подается сигнал адреса строки и строб-импульс RAS, а затем - адрес столбца и один из строб-импульсов CAS1÷CAS8 в зависимости от номера интегральной схемы в поле.

Операции с полями ОЗУ проводятся в соответствии с комбинациями сигналов выбора поля CFS5÷CFS8 и сигнала управления полями CFC.

В случае записи в ОЗУ, которое осуществляется по битам, при CFC=0 сигнал разрешения записи WE5÷WE8 подается во все поля, но биты записи DI5÷DI8 постукают только в поля, выбранные сигналами CFS5÷CFS8, а в остальные поля по заданному адресу записываются нули. Если CFC=1, то сигналы WE5÷WE8 и биты записи подаются только в выбранные поля.

В случае считывания для вывода на экран, которое производится по байтам, параллельные байты из всех полей сигналом WSR заносятся в сдвигающие регистры. При CFC=0 или наличии сигнала СОС байты с выходов всех регистров в последовательной форме с частотой 10 МГц подаются через выходные формирователи в линии F005÷FD08. При CFC=1 и отсутствии сигнала СОС байты выводятся лишь с регистров, выбранных сигналами CFS5÷CFS8. Кроме того, параллельный байт из выбранного поля поступает на общую шину ВD01÷BD08 для подачи в магистраль КАМАК.

Сигналы MS и MC, формируемые интерфейсом координатного шара КИ 030, служат для включения и управления работой маркера.

Регенерация ОЗУ производится автоматически при адресации ячейки, а также во время обратного хода пучка при подаче сигналов А0÷А6 и RAS.

Блок имеет связь только с интерфейсом КИ 048, которая осуществляется через разъем РП15-50 со следующим назначением контактов:

- 1 - RAS: вход строб-сигнала адреса строки схемы памяти
- 2-9 - CAS1÷CAS8: входы строб-сигналов адреса столбца схем памяти
- 10-16 - А0÷А6: входы сигналов адреса
- 17-20 - CFS5÷CFS8: входы сигналов выбора поля
- 21 - CFC: вход сигнала управления полями
- 22 - DT: вход сигнала данных для записи
- 23 - WE: вход сигнала разрешения записи в схемы памяти
- 24-31 - ВD01÷BD08: выходы параллельного байта данных полей
- 38 - СОС: вход сигнала управления выводом из поля
- 39 - WSR: вход сигнала записи в сдвигающий регистр
- 40 - 10 MHz: тактовые сигналы
- 41 - MC: вход сигнала управления маркером
- 42 - MS: вход сигнала включения маркера
- 43-46 - F005÷FD08: выходы последовательных байтов данных полей
- 50 - GND: корпус.

Потребляемый ток: 0,9 А по цепи +Е.

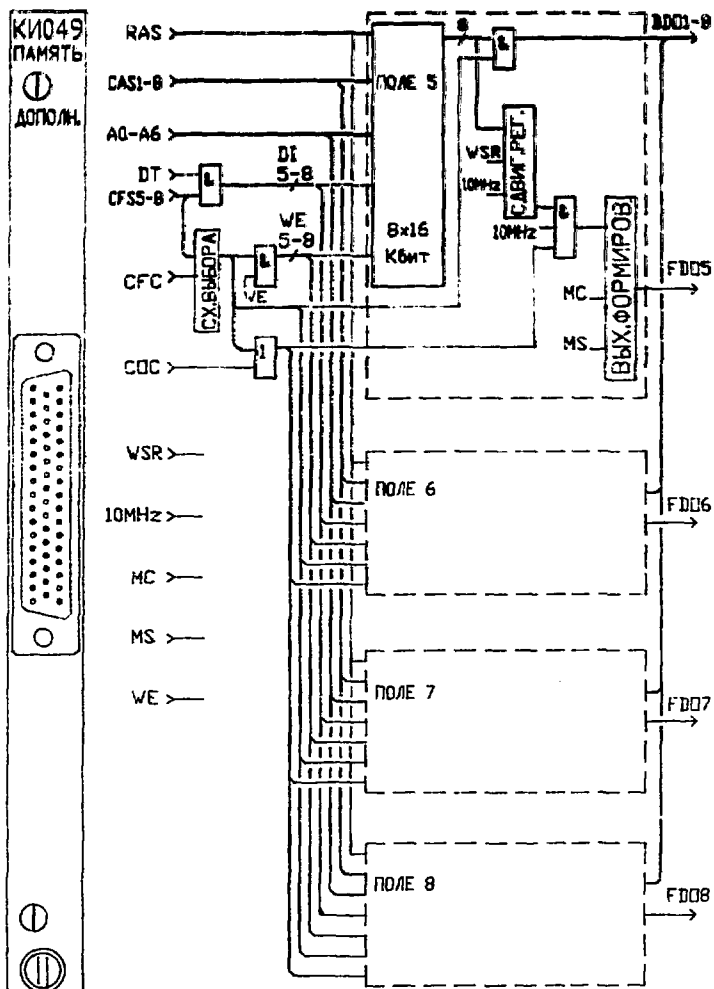


Рис. 3. Передняя панель и блок-схема дополнительной памяти интерфейса телемонитора КИ 049.

ИНТЕРФЕЙС ПРИБОРНОЙ ШИНЫ КИ 051

Ширина блока 17,2 мм.

Блок обеспечивает сопряжение магистрали КАМАК и приборной шины, удовлетворяющей стандарту КОП (канал общего пользования) или его аналогом GPIB, IEC 625, IEEE 488, HP-IB.

Линии приборной шины по терминологии стандартов GPIB и КОП имеют следующее значение:

Терминология GPIB	Терминология КОП
DI01 -	ЛДО -
- DI08 - Data Input/Output	- ПД7 - линии данных
NRFD - Not Ready for Data	ГП - готов к приему
NDAC - Not Data Accepted	ДП - данные приняты
DAV - Data Valid	СД - сопровождение данных
ATN - Attention	УП - управление
EOI - End Or Identify	КП - конец передачи
SRQ - Service Request	ЗО - запрос на обслуживание
IFC - Interface Clear	ОИ - очистить интерфейс
REN - Remote Enable	ДУ - дистанционное управление.

Сигналы на линиях приборной шины имеют уровни ТТЛ.

По терминологии GPIB активный уровень всех сигналов - низкий, а по терминологии КОП активный уровень сигналов ГП и ДП - высокий, так как их значение выбрано противоположным значению аналогичных сигналов в терминологии GPIB.

Далее будет использоваться терминология GPIB.

Все пинии приборной шины - двунаправленные. Функционально они подразделяются на линии данных DI01÷DI08 и линии управления, которые включают в себя:

- линии строблирующих сигналов NRFD, NDAC, DAV;
- линии общего управления IFC, SRQ, ATN, REN, EOI.

Линии данных используются для передачи данных, адресов, и команд.

Строблирующие сигналы задают последовательность пересылки информации.

Основой блока является программируемый параллельный регистр ввода-вывода ГПРВВ, который обеспечивает связь линий данных магистрали КАМАК и приборной шины.

ГПРВВ содержит три регистра А, В, и С, имеющих подадреса магистрали КАМАК 0, 1 и 2 соответственно, которые предназначены:

- регистр А - для двухсторонней связи с линиями данных приборной шины DI01÷DI08;
- регистр В - для подачи сигналов управления в приборную шину;
- регистр С - для приема сигналов управления из приборной шины.

Блок может работать как в режиме передатчика, так и в режиме приемника, а также выполнять при этом функции управляющего устройства - контроллера шины.

Режим работы, посылка сигналов в приборную шину, их прием из шины и временные соотношения сигналов обеспечиваются командами, поступающими с магистрали КАМАК.

После включения питания и по команде Z с магистрали КАМАК блок переходит в пассивное состояние, при котором двунаправленные шинные формирователи линий данных устанавливаются триггером $T_{нд}$ в режим приема из приборной шины, а буферные схемы выходов сигналов управления из регистра В в приборную шину закрываются триггером $T_{вых}$.

Режим работы блока задается командой NA(3)F(16), по которой в ППРВВ по линиям W1-W8 для работы в режиме передатчика посылается код 89H (137), а для работы в режиме приемника - код 99H (153). При этом также открываются буферные схемы выходов сигналов управления из регистра В, благодаря переходу триггера T_{вых} в состояние "1", а двунаправленные шинные формирователи, в соответствии с выбранным режимом регистра А, устанавливаются в состояние передачи или приема триггером T_{нд}, на который заведена линия W5.

Алгоритмы работы блока в режимах передачи и приема приведены на следующей странице.

Передатчик выдает в приборную шину в определенное время строб-сигнал DAV, а приемник - строб-сигналы NRFD и NDAC.

Сигнал SRQ устанавливается любым устройством, требующим обслуживания.

Сигнал EOI может посылаться передатчиком во время передачи последнего байта.

Сигналы ATN, IFC и REN могут подаваться только устройством, выполняющим в данное время функции контроллера.

При наличии сигнала ATN все остальные устройства, подключенные к приборной шине, переходят в состояние ожидания, а затем производят прием посылаемых контроллером адресов, команд различных типов и данных.

Сигнал IFC осуществляет инициализацию всех подключаемых к шине устройств, т.е. переводит их в пассивное состояние.

Сигнал REN переводит адресованное устройство в режим дистанционного управления.

Сигнал L может образовываться сигналами DAV, SRQ или IFC, если соответствующий разряд регистра маски L установлен в "1". Запись в этот регистр производится командой A(0)F(17) по шинам W1-W3.

При выполнении команд КАМАК соответствие между значениями линий чтения/записи магистрали КАМАК R1/W1-R8/W8 и линий данных приборной шины D101-D108 имеет следующий вид:

<u>Чтение</u> <u>Запись</u>	<u>NA(0)F(0)</u> <u>NA(0)F(16)</u>	<u>NA(2)F(0)</u> <u>NA(1)F(16)</u>	<u>NA(0)F(1)</u> <u>NA(0)F(17)</u>
R1/W1	D101	DAV	разреш. DAV
R2/W2	D102	SRQ	разреш. SRQ
R3/W3	D103	IFC	разреш. IFC
R4/W4	D104	ATN	-
R5/W5	D105	EOI	-
R6/W6	D106	NRFD	-
R7/W7	D107	NDAC	-
R8/W8	D108	REN	-

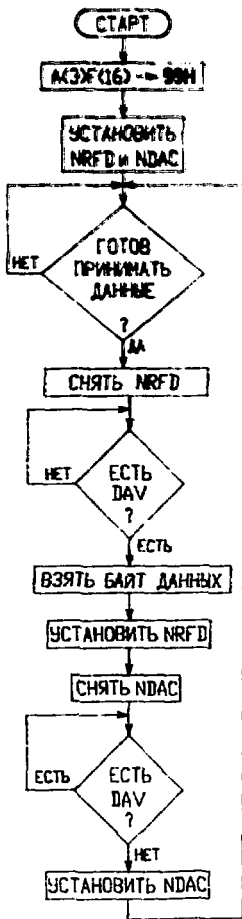
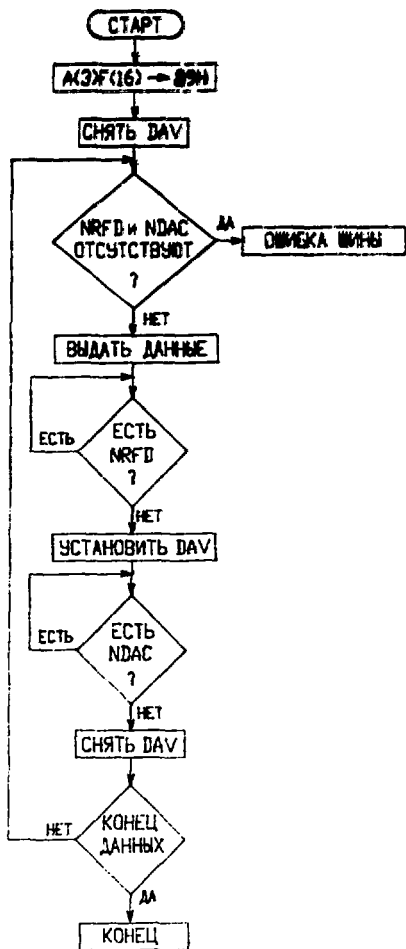
Блок выполняет следующие команды с магистрали:

NA(0)F(0) - чтение с линий данных приборной шины	Q=1
NA(2)F(0) - чтение с линий управления приборной шины	Q=1
NA(0)F(1) - чтение состояния регистра маски L	Q=1
NA(0)F(8) - проверка наличия сигнала L	Q=L
NA(0)F(16) - запись в регистр данных А	Q=1
NA(1)F(16) - запись в регистр управления В	Q=1
NA(3)F(16) - запись байта управления в ППРВВ	Q=1
NA(0)F(17) - запись в регистр маски L	Q=1.

Потребляемый ток: 0,5 А по цепи +6 В.

РЕЖИМ ПЕРЕДАЧИ

РЕЖИМ ПРИЕМА



Алгоритмы работы блока КИ 051.

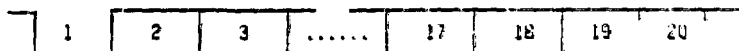
ПОСЛЕДОВАТЕЛЬНЫЙ КОНТРОЛЛЕР КРЕЙТА ККО11

Ширина блока 32,4 мм.

Назначение: пересылка по программному каналу 16- и 24-разрядных слов, массивов данных и выполнение управляющих операций под управлением удаленной ЭВМ через две однонаправленные последовательные линии связи. Обмен осуществляется со скоростью 1,25 Мбит/с.

Слова, посылаемые в блок и из блока, имеют следующий формат:

старт бит 1 бит 2 бит 16 призм. стоп стоп



Поступающий на вход код слова последовательно вводится в 20-разрядный сдвиговый регистр приема, а затем параллельно выводится на внутреннюю шину записи в сопровождении двух сдвинутых по времени строб-импульсов T1 и T2.

По строб-импульсу T1 данные с выходов сдвигового регистра принимаются через внутреннюю шину записи данных вводятся в следующие узлы:

- регистр команды MNAF с дешифратором N и буферами для A и F;
- узел генерации сигналов Z, C и управления триггером сигнала I;
- регистр записи W17-W24 с буфером;
- регистр записи W1-W16 с буфером;

- регистр FS, управляющий 32-выходным мультиплексором через который выводятся на линию флага FL состояния сигналов I и их логических комбинаций ORL, а также состояния шин питания +6 В, +12 В и +24 В.

Возможны 4 логические комбинации сигналов L - ORL:

- логическое "ИЛИ" L0-L7; - логическое "ИЛИ" L16-L23;
- логическое "ИЛИ" L8-L15; - логическое "ИЛИ" L0-L23.

По строб-импульсу T2 при выполнении условия пуска производится цикл КАМАК, а по его окончании включается схема управления выводом.

Источниками выходной информации являются:

- данные R17-R24;
- статусные сигналы Вн.L, L1-L15;
- статусные сигналы L16-L23, ORL, Q, X, I, FL;
- данные R1-R16.

Эти данные и статусные сигналы поступают на соответствующие входы 16-разрядного 4-канального мультиплексора. Выбранный код от мультиплексора и значение сигнала Q вводятся в 20-разрядный сдвиговый регистр передачи, а затем последовательно выдаются в линию связи.

Схемы управления обоих сдвиговых регистров синхронизированы кварцевым генератором, работающим на частоте 10 МГц.

Прием и передача последовательных кодов производится через разъемы на передней панели блока.

В качестве линии связи могут быть использованы:

- два коаксиальных кабеля длиной до 100 м с волновым сопротивлением 100 Ом, которые подключаются через коаксиальные разъемы МК-50.
- две скрученные пары длиной до 1000 м с волновым сопротивлением 120 Ом, которые подключаются через разъем РР15-9 со следующим распределением контактов:

- 1 - вход (+); 4 - выходы (+); 7,8 - не используются;
- 2 - вход (-); 5 - выход (-); 9 - положительное смещение.

При отсутствии линии в виде скрученных пар контакты 2 и 9 разъема должны быть замкнуты.

В качестве устройств, работающих с контроллером, могут быть применены совместимые с ним по формату и характеристикам модули последовательной межрейтовой связи КМО21 и КМО50, устанавливаемые в крейте КАМАК рядом с ЭВМ, а также последовательный интерфейс ПМО21, устанавливаемый в канал ввода-вывода ПЭВМ типа IBM PC/XT/AT.

Посылаемые из ЭВМ в контроллер команды имеют следующее значение:

M(0)N(0)A(0)F(0)	- чтение R17:R24 из контроллера;
M(0)N(0)A(1)F(0)	- чтение внешнего L.L1:L15;
M(0)N(0)A(2)F(0)	- чтение L16:L23, ORL, O, X, I, FL;
M(0)N(0)A(0)F(16)	- запись W17:W24 в контроллер;
M(0)N(0)A(1)F(16)	- команды Z, C, уст. J и сброс I;
M(0)N(0)A(2)F(16)	- запись FS;
M(0,2)N(1-23)A(0-15)F(0-7)	- чтение R1:R16 из модуля крейта;
M(0)N(1-23)A(0-15)F(8-15)	- исполнение управляющей команды;
M(0,2)N(1-23)A(0-15)F(16-23)	- запись W1:W24 в модуль крейта;
M(0)N(1-23)A(0-15)F(24-31)	- исполнение управляющей команды.

Записываемые слова имеют следующее распределение разрядов:

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
M2	M1	F16	F8	F4	F2	F1	N16	N8	N4	N2	N1	A8	A4	A2	A1		
W16	W15	W14	W13	W12	W11	W10	W9	W8	W7	W6	W5	W4	W3	W2	W1		
0	0	0	0	0	0	0	0	0	W24	W23	W22	W21	W20	W19	W18	W17	
0	0	0	0	0	0	0	0	0	0	0	FS16	FS8	FS4	FS2	FS1		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	SbrI	I	C	Z

Если в бите признака (18) содержится "0", то записывается команда MNAF, а если "1", то остальные команды в соответствии с их субадресом.

Комбинации сигналов FS, используемые для выбора сигналов на линию флага FL, имеют следующее назначение:

FS(0) - внешний сигнал L;	FS(27) - лог. "ИЛИ" L0:L23;
FS(1):FS(23) - L1:L23;	FS(28) - питание -6 В в норме;
FS(24) - лог. "ИЛИ" L0:L7;	FS(29) - питание +12 В и -12 В в норме;
FS(25) - лог. "ИЛИ" L8:L15;	FS(30) - питание +24 В и -24 В в норме;
FS(26) - лог. "ИЛИ" L16:L23;	FS(31) - логическая "1".

Считываемые слова имеют следующее распределение разрядов:

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
R16	R15	R14	R13	R12	R11	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1	
0	0	0	0	0	0	0	0	0	R24	R23	R22	R21	R20	R19	R18	R17
L15	L14	L13	L12	L11	L10	L9	L8	L7	L6	L5	L4	L3	L2	L1	L0	
FL	Q	X	I	*	*	*	*	L23	L22	L21	L20	L19	L18	L17	L16	

- * - в разряде 8 считывается логическое "ИЛИ" L0:L7;
- в разряде 9 считывается логическое "ИЛИ" L8:L15;
- в разряде 10 считывается логическое "ИЛИ" L16:L23;
- в разряде 11 считывается логическое "ИЛИ" L0:L23.

В бите признака (18) считывается значение сигнала Q.

Для записи одного 16-разрядного слова в модуль крейта по линии связи из ЭВМ в контроллер подается команда M(0)NAF(16:F23), а затем - слово данных в регистр W1:W16. Контроллер выполняет цикл КАМАК и посылает в линию связи ответное слово-подтверждение исполнения.

Для записи 16-разрядных слов в модуль крейта в режиме передачи массива при многократном обращении по одному адресу от ЭВМ посылает ся команда $M(2)NAF(16\div F23)$, а затем слово данных в регистр $W1:W16$. Контроллер ожидает появления выбранного заранее флага, выполняет цикл КАМАК и посылает в линию связи ответное слово-подтверждение исполнения, где в бите признака передается состояние сигнала Q во время цикла. Если $Q=1$, то передача массива не закончена. ЭВМ посылает очередное слово в регистр данных $W1:W16$ и передача массива продолжается. Если $Q=0$, то передача массива окончена по инициативе модуля и ЭВМ прекращает посылку слов данных. Передача массива может быть окончена также по инициативе ЭВМ по счетчику слов.

Для записи 24-разрядного слова в модуль КАМАК через линию связи сначала посыпается команда $M(0)N(0)A(0)F(16)$, а затем слово данных $W17:W24$. Контроллер выполняет цикл КАМАК, запоминает данные в регистре $W17:W24$ и посылает ответное слово-подтверждение исполнения. Затем ЭВМ посылает команду $M(0)NAF(16\div F23)$, и слово в регистр данных $W1:W16$. Контроллер выполняет цикл КАМАК с записью данных на шине $W1:W24$ и посылает ответное слово-подтверждение исполнения.

Возможна также запись 24-разрядных слов в режиме передачи массива.

Для чтения одного 16-разрядного слова из модуля крейта ЭВМ посылает в контроллер команду $M(0)NAF(0\div 7)$. Контроллер выполняет цикл КАМАК и отвечает словом, содержащим в разрядах данных информацию с шин $R1\div R16$, а в бите признака - состояние сигнала Q во время цикла.

Для чтения 16-разрядных слов из модуля крейта в режиме передачи массива при многократном обращении по одному адресу ЭВМ посылает в контроллер команду $M(2)NAF(0\div 7)$. Контроллер ожидает появления выбранного заранее флага, выполняет цикл КАМАК и посылает в линию связи ответное слово, содержащее в разрядах данных информацию с шин $R1\div R16$, а в бите признака состояние сигнала Q во время цикла. Если $Q=1$, то передача массива не закончена, ЭВМ снова посылает команду $M(2)NAF(0\div 7)$ и передача массива продолжается. Если $Q=0$, то массив закончен по инициативе модуля и ЭВМ прекращает посылку слов данных. Передача массива может быть окончена также по инициативе ЭВМ по счетчику слов.

Для чтения 24-разрядного слова из модуля крейта ЭВМ посылает команду $M(0)NAF(0\div 7)$. Контроллер выполняет цикл КАМАК, запоминает данные с шин $R1\div R24$ в регистры и посылает ответное слово, содержащее в разрядах данных информацию с шин $R1\div R16$, а в бите признака состояние сигнала Q во время цикла. Затем ЭВМ посылает в контроллер команду $M(0)N(0)A(0)F(0)$. Контроллер выполняет цикл КАМАК и посылает ответное слово, содержащее в разрядах данных информацию с шин $R17\div R24$, а в бите признака состояние сигнала Q во время цикла.

Возможно также чтение 24-разрядных слов в режиме передачи массива.

Для выполнения команды управления в модуле крейта ЭВМ посылает в контроллер команду $M(0)NAF(8\div 15, 24\div 31)$. Контроллер выполняет цикл КАМАК и посылает ответное слово-подтверждение исполнения. Во всех командах записи и управления информация в разрядах данных слова-подтверждения не имеет значения, а в бите признака передается состояние сигнала Q во время цикла.

Потребляемый ток: 1,45 А - по цепи +6 В, 0,05 А по цепи -6 В.

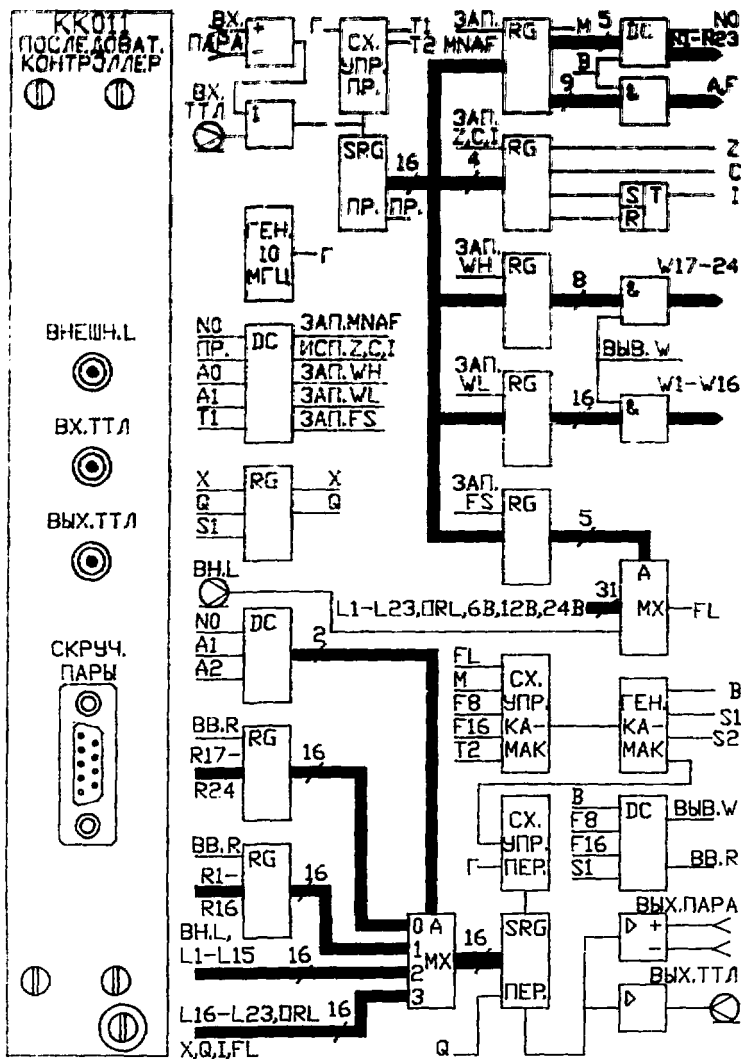


Рис. 5. Передняя панель и блок-схема последовательного контроллера кейта КК 011.

КОНТРОЛЛЕР КРЕЙТА ДЛЯ ПЭВМ IBM PC/XT/AT КК 012

Ширина блока 32,4 мм.

Назначение: чтение и запись 16- и 24-разрядных слов по программному каналу и выполнение управляющих операций под управлением ПЭВМ IBM PC моделей XT, AT286, AT386 или их аналогов.

Максимальное удаление крейта от ПЭВМ составляет 10 м.

Контроллер может обслуживать систему, содержащую до 7 крейтов, имеет аппаратные средства для быстрой обработки сигналов, и выполнения многокрейтных операций, а также средств для тестирования магистральной крейта и самого блока.

Скорость пересылки данных зависит от типа ПЭВМ. Например, для ПЭВМ IBM PC/AT286 при тактовой частоте 12 МГц, пересылка заданного слова данных аппаратно занимает 1,5 мкс, пересылка данных при работе на ассемблере и генерации команд КАМАК по заранее заданному слову - до 3 мкс на слово, а в режиме передачи массива от 1,5 до 10 мкс на слово - в зависимости от режима.

Связь блока с ПЭВМ осуществляется через отдельную плату связи КК 012, устанавливаемую в один из разъемов шины расширения компьютера, которые находятся на основной плате компьютера.

На плате связи расположены 8-разрядный двунаправленный буфер данных, 15-разрядный однонаправленный буфер адреса, буфер управляющих сигналов, схема обработки отсета крейта, 5-разрядный селектор адреса системы крейтов, а также 7-разрядный переключатель для выбора базового адреса системы крейтов (разряды 1-4) и уровня прерывания IRQ (разряды 5-7) в соответствии с таблицей:

Разряд	00000H	08000H	E0000H	E8000H	Разряд	IRQ2	IRQ3	IRQ4
1	1	0	1	0	5	1	0	0
2	0	0	1	1	6	0	1	0
3	1	1	0	0	7	0	0	1
4	0	0	0	0				

Номер крейта задается 7-разрядным переключателем в контроллере.

На передней панели блока размещены коаксиальный разъем ЧН-50 для ввода внешнего сигнала L с логическими уровнями NIM, индикатор "Крейт выбран", а также два разъема РР15-50 для связи с ПЭВМ и другими крейтами системы со следующим назначением контактов:

1 - CA00 (выбор байта)	18 - Экран для	1,34	34 - CA01 (F1)
2 - CA02 (F2)	19 - Экран для	2,35	35 - CA03 (F4)
3 - CA04 (F8)	20 - Экран для	3,36	36 - CA05 (F16)
4 - CA06 (A1)	21 - Экран для	4,37	37 - CA07 (A2)
5 - CA08 (A4)	22 - Экран для	5,38	38 - CA09 (A8)
6 - CA10 (N1)	23 - Экран для	6,39	39 - CA11 (N2)
7 - CA12 (N4)	24 - Экран для	7,40	40 - CA13 (N8)
8 - CA14 (N16)	25 - Экран для	8,41	41 - CRES (Сброс)
10 - CRD (Чтение)	27 - Экран для	10,43	43 - CWT (Запись)
11 - CRDY (Ответ крейта)	28 - Экран для	11,44	44 - CSRW (Прерыв.)
13 - CD0 (Данные)	30 - Экран для	13,46	46 - CD1 (Данные)
14 - CD2 (Данные)	31 - Экран для	14,47	47 - CD3 (Данные)
15 - CD4 (Данные)	32 - Экран для	15,48	48 - CD5 (Данные)
16 - CD6 (Данные)	33 - Экран для	16,49	49 - CD7 (Данные)

Применяется прямая адресация всех регистров в системе: по линии CA0 выбирается один из байтов слова, по линиям CA1=CA5 - функция КАМАК F; по линиям CA6=CA9 - субадрес A; по линиям CA10=CA14 - номер станции N.

Передача 16-разрядного слова данных между платой связи и контроллером осуществляется по линиям данных C00+C07.

Команда чтения или записи данных в крейте КАМАК задается ПЗВМ как одна операция в виде команды чтения или записи 16-разрядного слова по адресу соответствующего регистра аналогично обращению к памяти.

Управляющая команда (FВ*1) выполняется как команда чтения байта, причем в разрядах данных 0 и 1 считываются сигналы X и Q.

Поле относительных адресов, занимаемое системой крейтов, состоит из зоны регистров исполнительных модулей выбранного крейта и зоны РУС всех контроллеров системы. Оно соответствует таблице:

5C00 - 5FFF N(23)A(15+0)F(31+0)	2C00 - 2FFF N(11)A(15+0)F(31+0)
5800 - 5BFF N(22)A(15+0)F(31+0)	2800 - 2BFF N(19)A(15+0)F(31+0)
5400 - 57FF N(21)A(15+0)F(31+0)	2400 - 27FF N(09)A(15+0)F(31+0)
5000 - 53FF N(20)A(15+0)F(31+0)	2000 - 23FF N(08)A(15+0)F(31+0)
4C00 - 4FFF N(19)A(15+0)F(31+0)	1C00 - 1FFF N(07)A(15+0)F(31+0)
4800 - 4BFF N(18)A(15+0)F(31+0)	1800 - 1BFF N(06)A(15+0)F(31+0)
4400 - 47FF N(17)A(15+0)F(31+0)	1400 - 17FF N(05)A(15+0)F(31+0)
4000 - 43FF N(16)A(15+0)F(31+0)	1000 - 13FF N(04)A(15+0)F(31+0)
3C00 - 3FFF N(15)A(15+0)F(31+0)	0C00 - 0FFF N(03)A(15+0)F(31+0)
3800 - 3BFF N(14)A(15+0)F(31+0)	0800 - 0BFF N(02)A(15+0)F(31+0)
3400 - 37FF N(13)A(15+0)F(31+0)	0400 - 07FF N(01)A(15+0)F(31+0)
3000 - 33FF N(12)A(15+0)F(31+0)	0000 - 007F Зона РУС.

Адрес, соответствующий команде NAF, определяется по формуле:

$$NAF_ADDRESS = BASE_ADDRESS + N * 400H + A * 40H + F * 2H.$$

Например, команде N(20)A(8)F(9) будет соответствовать адрес 5112.

Зона РУС контроллеров используется следующим образом:

70 - 7F	Множкрейтные команды Z.C.I;	3C - 3F	РУС крейта 3
60 - 6F	РУС крейта 6	2C - 2F	РУС крейта 2
50 - 5F	РУС крейта 5	1C - 1F	РУС крейта 1
40 - 4F	РУС крейта 4	0C - 0F	РУС крейта 0.

Адрес РУС в контроллере выбирается по следующей формуле:

$$CSR_ADDRESS = BASE_ADDRESS + CRATE * 10H + CSR_NUMB.$$

Например, РУС 6 в контроллере 3 будет иметь адрес 0036.

РУС, размещенные в контроллере, имеют следующее назначение:

N РУС	Запись Разряды байта								Чтение Разряды байта							
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
F	Сброс сигнала I								-	-	-	-	-	-	-	-
E	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
D	Установка сигнала I								-	-	-	-	-	-	-	-
C	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
B	Генерация сигналов C, B, S1, S2								R24	R23	R22	R21	R20	R19	R18	R17
A	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
9	Генерация сигналов Z, B, S1, S2								W16	W15	W14	W13	W12	W11	W10	W9
8	-	-	-	-	-	-	-	-	W8	W7	W6	W5	W4	W3	W2	W1
7	-	-	-	-	-	-	-	-	Z	N16	N8	N4	N2	N1	A8	A4
6	W24	W23	W22	W21	W20	W19	W18	W17	A2	A1	F16	F8	F4	F2	F1	C
5	-	-	-	-	-	-	-	-	-	-	-	-	Q	X	I	CRE
4	Инициализация контроллера								-	-	-	-	CCF	PF	FL	ITS
3	-	-	-	-	-	-	-	-	L23	L22	L21	L20	L19	L18	L17	L16
2	Выбор крейта								L15	L14	L13	L12	L11	L10	L9	L8
1	-	-	-	-	-	-	-	-	L7	L6	L5	L4	L3	L2	L1	L0
0	IE	-	-	FS16	FS8	FS4	FS2	FS1	IE	-	-	FS16	FS8	FS4	FS2	FS1

РУС с четным номером соответствует младшему байту, а с нечетным - старшему байту 16-разрядного слова.

При операции записи во все РУС, кроме РУС 0 и РУС 6, информация на линиях данных CDO:CD7 не имеет значения.

При записи в РУС 0 в разряды 0÷4 заносится номер флага, выбираемый по линиям данных в соответствии со следующей таблицей:

FS(0)	- Внешний сигнал LO;	FS(27)	- "ИЛИ" LO:L23;
FS(1)+FS(23)	- L1:L23;	FS(28)	- -6 В в норме;
FS(24)	- "ИЛИ" LO:L7;	FS(29)	- +12 В и -12 В в норме;
FS(25)	- "ИЛИ" L8:L15;	FS(30)	- +24 В и -24 В в норме;
FS(26)	- "ИЛИ" L16:L23;	FS(31)	- Логический "0".

Запись "1" в разряд 7 этого РУС означает разрешение прерывания при появлении флага, нарушении питания или ошибок в цикле КАМАК. При записи "0" в указанный разряд или после инициализации контроллера прерывания запрещаются.

При записи в РУС 2 происходит выбор крейта путем установки в "1" триггера выбора крейта, который выдает сигнал CRE. Возможен также выбор крейта путем выполнения операции записи в РУС 0 или РУС 1 либо операции чтения РУС 0÷5.

При записи в РУС 4 или при поступлении сигнала CRES из ПЭВМ производится инициализация контроллера: в РУС 0 устанавливается флаг FS(31) и запрещаются все прерывания, в РУС 2 переводится в "0" триггер выбора крейта, в РУС 5 снимается сигнал I.

При записи в РУС 6 по линиям CDO:CD7 в регистр старшего байта записи заносятся данные, которые должны появиться на шинах W17:W24 при выполнении последующей команды записи. Одновременно устанавливаются в "1" триггеры Q и X, что предназначено для тестирования контроллера.

При записи в РУС 9 В, D, F генерируется цикл КАМАК и выполняется соответствующая общекрейтная команда. При адресах 79, 7B, 7D, 7F соответствующая команда выполняется во всех крейтах системы.

При чтении РУС 0 выдается информация о выбранном флаге FS и о наличии разрешения прерывания IE при появлении выбранного флага.

При чтении РУС 1,2,3 выдается информация соответственно о состоянии сигналов LO:L7, L8:L15 и L16:L23.

При чтении РУС 4 передается состояние источников прерывания. ITS - отсутствие любого прерывания; FL - наличие выбранного флага; PF - исчезновение и последующее восстановление напряжения +6 В; CCF - ошибка при генерации В, S1, S2 в цикле КАМАК.

При чтении РУС 5 выдается информация о состоянии сигналов CRE (выбор крейта) и I, а также о наличии сигналов X и Q в последнем цикле КАМАК.

При чтении РУС 6 и 7 соответственно выдается информация о наличии сигналов С, F1:F16, A1:A8, N1:N16 и Z в последнем цикле КАМАК.

При чтении РУС 8 и 9 генерируется цикл КАМАК и выдается информация о наличии в предыдущем цикле сигналов соответственно на линиях W1:W8 и W9:W16.

При чтении РУС В выдается информация о наличии в предыдущем цикле сигналов на линиях R17:R24.

Потребляемый ток: 0,9 А по цепи +6 В.

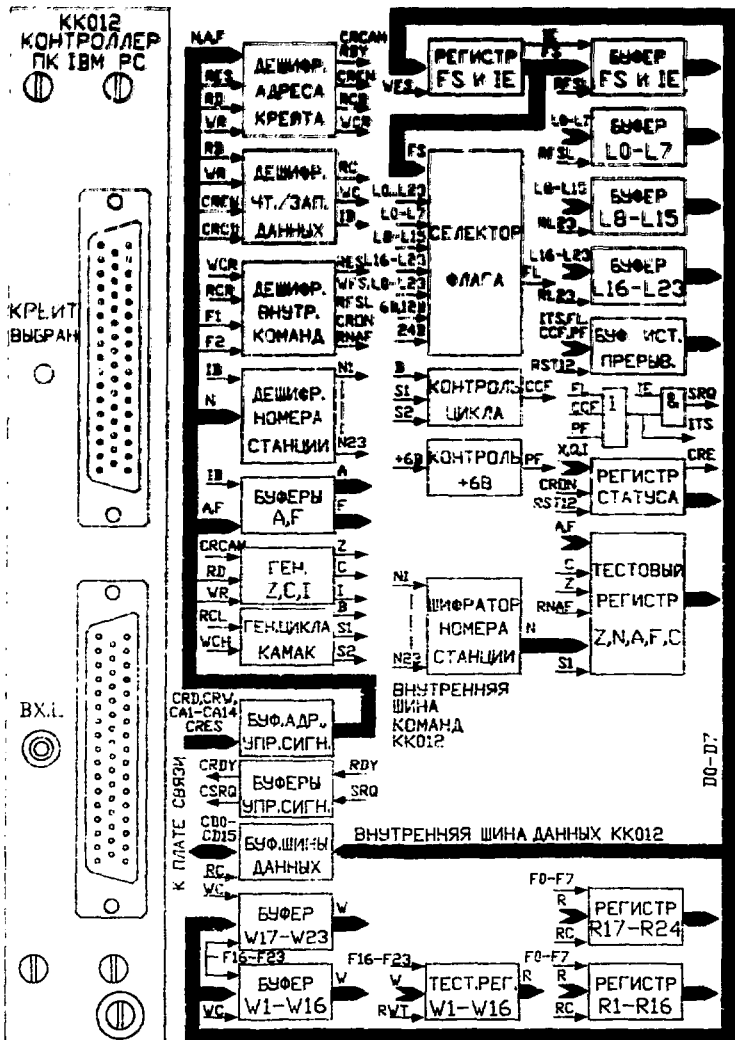


Рис. 6. Передняя панель и блок-схема контроллера крейта для ПЭВМ IBM-PC/XT/AT КК 012.

ЭМУЛЯТОР ШИНЫ ПЗВМ КТ 005

Ширина блока 17,2 мм.

Назначение: наладка электронных устройств, имеющих выход на шину ПЗВМ типа IBM PC/XT/AT.

Блок имеет вынесенный с помощью кабельного жгута 62-контактный разъем, аналогичный разъему на шине ПЗВМ, к которому подключается наладываемое устройство.

По командам с магистрали КАМАК производится эмуляция основных сигналов шины ПЗВМ для циклов чтения/записи в ОЗУ или устройства ввода/вывода.

Значения 16 младших адресных линий $A0:A15$ поступают на разъем из регистра адреса блока, запись в который производится по команде $A(0)F(17)$ с шин $W1:W16$.

Значения адресных линий $A16:A19$ и линии AEN подаются с клавишных переключателей, установленных на передней панели блока.

По команде $NA(0)F(0)$ или $NA(1)F(0)$ производится считывание данных с контактов разъема $D0:D7$ на линии магистрали $R1:R8$. На время длительности этих команд при субадресе $A(0)$ на разъем подается команда чтения из памяти $MEMR$, а при субадресе $A(1)$ - команда чтения из устройства ввода/вывода IOR .

По команде $NA(0)F(16)$ или $NA(1)F(16)$ производится подача данных на контакты разъема $D0:D7$ с линий магистрали $W1:W8$. Во время выполнения этих команд от начала строб-сигнала $S1$ до конца строб-сигнала $S2$ (500 нс) при субадресе $A(0)$ на разъем подается команда записи в память $MEMW$, а при субадресе $A(1)$ - команда записи в устройство ввода/вывода IOW .

При нажатом переключателе WRD две последовательные команды $F(0)$ или $F(16)$ осуществляют соответственно поочередные операции чтения на шинах $R1:R8$ и $R9:R16$ или записи с шин $W1:W8$ и $W9:W16$, что позволяет осуществлять пересылку 16-разрядного слова. При этом для каждой нечетной команды устанавливается значение бита $A0=1$. (Команды начинаются с нулевой).

По команде $NA(1)F(17)$ с шин $W1:W4$ подаются сигналы $DACK0:DACK3$, имитирующие ответ контроллера КПД.

Генератор $G1$, имеющий частоту 14,3 МГц, формирует сигналы OSC .

При нахождении переключателя XT/AT в положении XT на шину CLK подаются сигналы с частотой 4,77 МГц от делителя на 3, установленного после генератора $G1$, а в положении AT - с частотой 8 МГц от генератора $G2$. При включении питания и по сигналу Z магистрали формируется сигнал $RESET DRV$.

Состояние шин, подключенных к контактам разъема, $IRQ2:IRQ7$ индицируется светодиодами, расположенными на передней панели блока.

В разъем подаются также напряжения ± 5 В, ± 12 В и земля.

Блок выполняет следующие команды с магистрали:

- $NA(0)F(0)$ - эмуляция цикла чтения $MEMR$
- $NA(1)F(0)$ - эмуляция цикла чтения IOR
- $NA(0)F(16)$ - эмуляция цикла записи $MEMW$
- $NA(1)F(16)$ - эмуляция цикла записи IOW
- $NA(0)F(17)$ - запись в регистр адреса $A0:A15$
- $NA(1)F(17)$ - подача сигналов $DACK0:DACK3$

Потребляемый ток: 0,5 А по цепи +6 В.

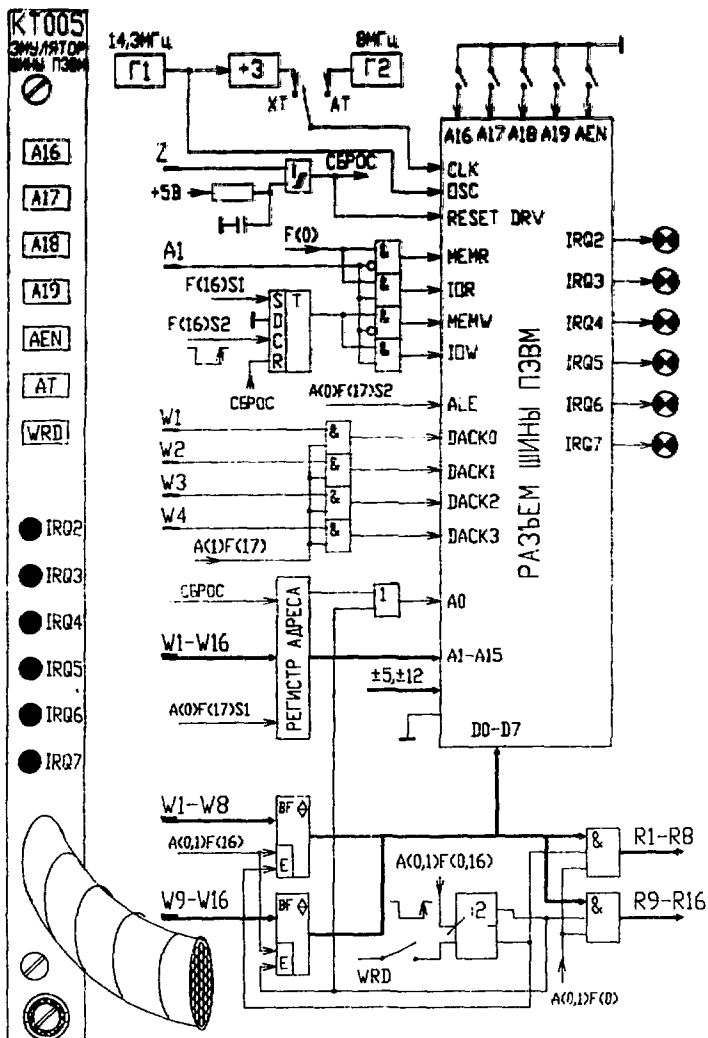


Рис. 7. Передняя панель и блок-схема эмулятора шины ПЭВМ КТ 005.

ЛИТЕРАТУРА

1. Журавлев Н.И. и др. - ОИЯИ, 10-7332, Дубна, 1973.
2. Журавлев Н.И. и др. - ОИЯИ, 10-8114, Дубна, 1974.
3. Журавлев Н.И. и др. - ОИЯИ, 10-8754, Дубна, 1975.
4. Журавлев Н.И. и др. - ОИЯИ, 10-8479, Дубна, 1976.
5. Антёхов В.А. и др. - ОИЯИ, 10-10576, Дубна, 1977.
6. Антёхов В.А. и др. - ОИЯИ, 10-11636, Дубна, 1978.
7. Антёхов В.А. и др. - ОИЯИ, 10-12912, Дубна, 1979.
8. Антёхов В.А. и др. - ОИЯИ, 10-80-650, Дубна, 1980.
9. Вьонг Дао Ви и др. - ОИЯИ, 10-81-755, Дубна, 1981.
10. Антёхов В.А. и др. - ОИЯИ, 10-82-844, Дубна, 1982.
11. Антёхов В.А. и др. - ОИЯИ, 10-83-900, Дубна, 1983.
12. Василев Д. и др. - ОИЯИ, P10-84-860, Дубна, 1984.
13. Антёхов В.А. и др. - ОИЯИ, P10-85-922, Дубна, 1985.
14. Антёхов В.А. и др. - ОИЯИ, P10-86-854, Дубна, 1986.
15. Антёхов В.А. и др. - ОИЯИ, P10-87-928, Дубна, 1987.
16. Журавлев Н.И. и др. - ОИЯИ, P10-88-937, Дубна, 1988.
17. Георгиев А. и др. - ОИЯИ, P10-89-878, Дубна, 1989.

Рукопись поступила в издательский отдел
28 декабря 1990 года.

НЕТ ЛИ ПРОБЕЛОВ В ВАШЕЙ БИБЛИОТЕКЕ?

Вы можете получить на почте перечисленные ниже книги, если они не были заказаны ранее.

Д9-87-106	Труды X Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1986. (2 тома)	13 р. 48 к.
Д7-87-88	Труды Международной школы-семинара по физике тяжелых ионов. Дубна, 1986.	7 р. 10 к.
Д2-87-123	Труды Совещания "Ремондгруппа - 86". Дубна, 1986.	4 р. 48 к.
Д4-87-492	Труды Международного совещания по теории малочастичных и кварк-адронных систем. Дубна, 1987.	4 р. 30 к.
Д2-87-798	Труды VIII Международного совещания по проблемам квантовой теории поля. Алушта, 1987.	3 р. 68 к.
Д14-87-799	Труды II Международного симпозиума по проблемам взаимодействия мезонов и пионов с веществом. Дубна, 1987	4 р. 20 к.
Д17-88-95	Труды IV Международного симпозиума по избранным проблемам статистической механики. Дубна, 1987.	5 р. 20 к.
Д14-88-933	Труды рабочего совещания "Современные направления в активационном анализе ОИЯИ". Дубна, 1988	2 р. 40 к.
Д13-88-938	Труды XIII Международного симпозиума по ядерной электронике. Варна, 1988	4 р. 30 к.
Д10-89-70	Труды Международной школы по вопросам применения ЭВМ в физических исследованиях. Дубна, 1988.	2 р. 60 к.
Р2-89-138	Труды семинара "Гравитационная энергия и гравитационные волны". Дубна, 1988	1 р. 10 к.
Д19-89-143	Труды рабочего совещания по генетическому действию корпускулярных излучений. Дубна, 1988	4 р. 30 к.
Д4-89-221	Труды рабочего совещания по разработке и созданию излучателя и детектора гравитационных волн. Дубна, 1988	1 р. 60 к.
Д9-89-52	Труды XI Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1988 (2 тома)	14 р. 35 к.
Д4,6,15-89-638	Труды Международной конференции по избранным вопросам структуры ядра. Дубна, 1989	3 р. 76 к.
Д9-89-708	Труды II Международного совещания по циклотронам и их применению. Бекин, СССР, 1989	4 р. 00 к.

Заказы на упомянутые книги могут быть направлены по адресу: 101000 Москва, Главпочтамт, п/я 79. Издательский отдел Объединенного института ядерных исследований.

**ТЕМАТИЧЕСКИЕ КАТЕГОРИИ ПУБЛИКАЦИЙ
ОБЪЕДИНЕННОГО ИНСТИТУТА ЯДЕРНЫХ
ИССЛЕДОВАНИЙ**

Индекс

Тематика

1. Экспериментальная физика высоких энергий
2. Теоретическая физика высоких энергий
3. Экспериментальная нейтронная физика
4. Теоретическая физика низких энергий
5. Математика
6. Ядерная спектроскопия и радиохимия
7. Физика тяжелых ионов
8. Криогеника
9. Ускорители
10. Автоматизация обработки экспериментальных данных
11. Вычислительная математика и техника
12. Химия
13. Техника физического эксперимента
14. Исследования твердых тел и жидкостей ядерными методами
15. Экспериментальная физика ядерных реакций при низких энергиях
16. Дозиметрия и физика защиты
17. Теория конденсированного состояния
18. Использование результатов и методов фундаментальных физических исследований в смежных областях науки и техники
19. Биофизика

Антихов В.А. и др.
Цифровые блоки в стандарте CAMAC
(выпуск XVIII)

P10-90-589

Приводятся краткие характеристики и блок-схемы 7 новых блоков в стандарте CAMAC. В состав этих блоков входят: анализатор заряда, интерфейс цветного телемонитора и его дополнительная память, интерфейс приборной шины, последовательный контроллер крейта, контроллер крейта для ПЭВМ IBM PC/XT/AT и эмулятор шины ПЭВМ.

Работа выполнена в Лаборатории ядерных проблем ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1990

Перевод авторов

Antyukhov V.A. et al.
Digital CAMAC Modules (Issue XVIII)

P10-90-589

Data sheets and block diagrams of new 7 CAMAC modules are presented. These consist of a charge analyzer, a color TV-monitor interface with an additional memory unit, an IEC625 interface, a serial crate controller, a crate controller for the IBM PC/XT/AT computer and an personal computer bus emulator.

The investigation has been performed at the Laboratory of Nuclear Problems, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1990

38 коп.

Редактор Е.К.Аксенова. Макет Н.А.Киселевой.
Набор Е.М.Граменицкой.

Подписано в печать 25.02.91.

Формат 60x90/16. Офсетная печать. Уч.-изд. листов 2,53.

Тираж 520. Заказ 44150.

Издательский отдел Объединенного института ядерных исследований.
Дубна Московской области.