



## Modélisation, réalisation et évaluation d'une architecture parallèle pour l'acquisition de données de multidétecteurs

Ph. Guirande, M-M. Aléonard, Q-T. Dien, J-L. Pedroza (CENBG)

The increased efficiency of  $4\pi$  arrays such as EUROBALL or DIAMANT has led to an up-grading of the data readout structures and new solutions in the data acquisition architectures. An evaluation of a DSP based parallel architecture has been done to optimize the event collection. This application can be used for the DIAMANT array designed at CENBG in order to have an efficient stand alone acquisition.

L'augmentation de la sensibilité des multidétecteurs  $4\pi$  (EUROGAM, EUROBALL, DIAMANT) se traduit par une augmentation de la granularité et donc du taux d'événements dans le système d'acquisition. En conséquence une évolution de l'architecture des systèmes de lecture des codeurs de même que celle de l'informatique est nécessaire. Nous avons donc mis en place, pour évaluation, une architecture parallèle pour le contrôle de la qualité des événements. La première application, de cette architecture est de disposer d'une acquisition de données performante pour le multidétecteur DIAMANT. Le système d'acquisition de données de DIAMANT est basé sur un ensemble de cartes VME qui doivent gérer : la lecture des événements, leur sauvegarde sur support magnétique, la construction d'histogrammes. L'ensemble est constitué de processeurs distribués sur un réseau, une station de travail permet le contrôle de l'expérience et la visualisation des spectres et matrices. Dans une telle architecture la charge du bus VME devient vite une limitation aux performances non seulement pour le transfert des données mais aussi pour l'arbitrage des différents processeurs. L'architecture parallèle utilisée désengorge le bus VME. Elle est basée sur trois DSP C40 (Digital Signal Processor) implantés sur une carte VME du commerce (LSI) disposant d'un bus externe privé utilisé pour lire les données brutes issues d'une carte interface (ROCVI) [1] entre le bus ECL 32 bit de lecture des codeurs et l'informatique temps réel basée sur le VME.

Les tests réalisées ont mis en évidence des situations de blocage lors d'échanges de données entre processeurs utilisant deux liens de communication. L'analyse du problème (graphe de PETRI, outil MEC [2]) a montré la nécessité d'un changement dynamique des tâches pour éviter ce blocage.

L'évaluation intrinsèque (c'est-à-dire sans transfert sur le bus VME) a été effectuée pour deux topologies parallèles en ferme de processeur et en arbre [3]. Le logiciel de simulation permettait de générer des paquets d'événements. Les débits obtenus sont sensiblement équivalents (6 Mo/s) quelle que soit la topologie. La topologie en ferme a été choisie car elle est plus simple à implanter. La même évaluation en charge réduit le débit à 5,3 Mo/s en mode de communication « simplex » sur les liens et à 4,4 Mo/s en mode « full-duplex ».

Les résultats obtenus sont très satisfaisants pour une acquisition autonome de DIAMANT, les performances peuvent être augmentées en utilisant des DSP additionnels pour une acquisition sur EUROBALL (pouvant nécessiter un débit de 8 Mo/s). Une évolution de ce système doit maintenant être prévue pour que la sauvegarde sur support magnétique suive ce taux de données.

### Références :

- [1] Readout Controller VME interface specifications  
J-L. Pedroza, J.C. Gouillaud, A. Rebi - Rapport interne EUROBALL - Juin 1994
- [2] Construction and Analysis of Transition Systems with MEL  
A. Arnold, D. Begay, P. Crubilli - ed. World Scientific, Singapore, 1994
- [3] Ph. Guirande- Thèse en cours - CENBG