

講演番号:MOOB06

タイトル:J-PARCキッカー用LTD半導体スイッチ電源

セッションカテゴリ:電磁石と電源② 口頭発表

発表日時:8月9日 17:40 - 18:00

# J-PARCキッカー用LTD半導体スイッチ電源

LTD semiconductor switch power supply for J-PARC kicker

1 / 10

高柳智弘, 小野礼人, 堀野光喜, 植野智晶, 杉田萌, 富樫智人, 山本風海, 金正倫計  
(J-PARC/JAEA)

協力:株式会社パルスパワー技術研究所 (PPJ)

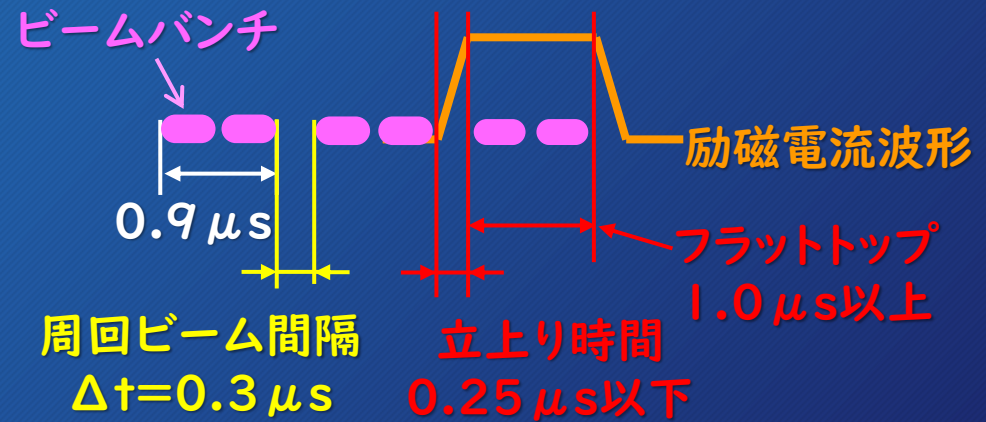
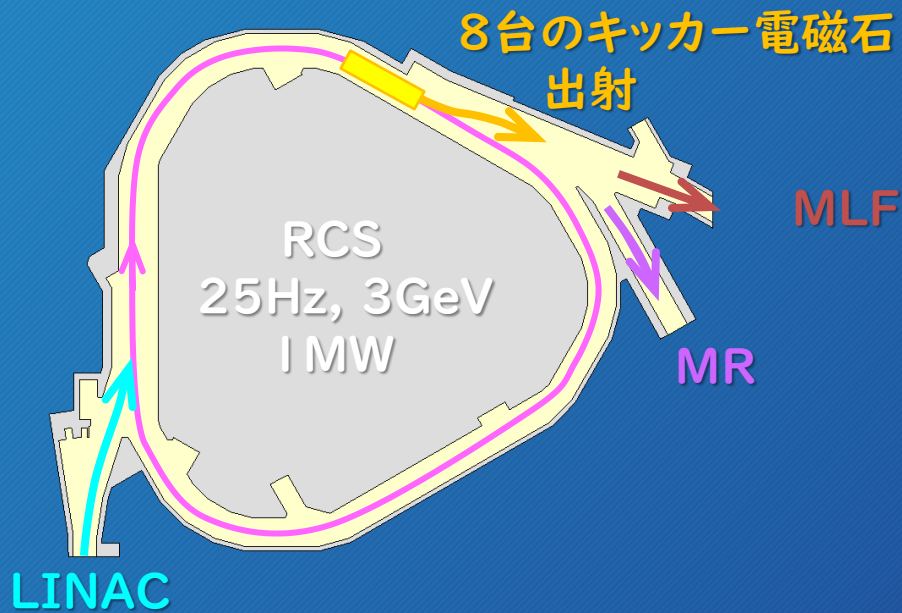
# 発表内容

2 / 10

- 背景と目的
- キッカー用半導体スイッチ電源
- 開発の歴史
- 試験結果
  - 新半導体デバイスの主回路基板
  - 40kV出力試験
  - リンキング抑制試験
- まとめ

# 背景と目的

3 / 10



## RCSキッカー電源システムの仕様

- 充電電圧80kV
- 出力電流4kA
- 立上り0.25  $\mu\text{s}$ 以下のパルス

代替機: 従来のSi-IGBTでは実現できない

SiC-MOSFETが登場!

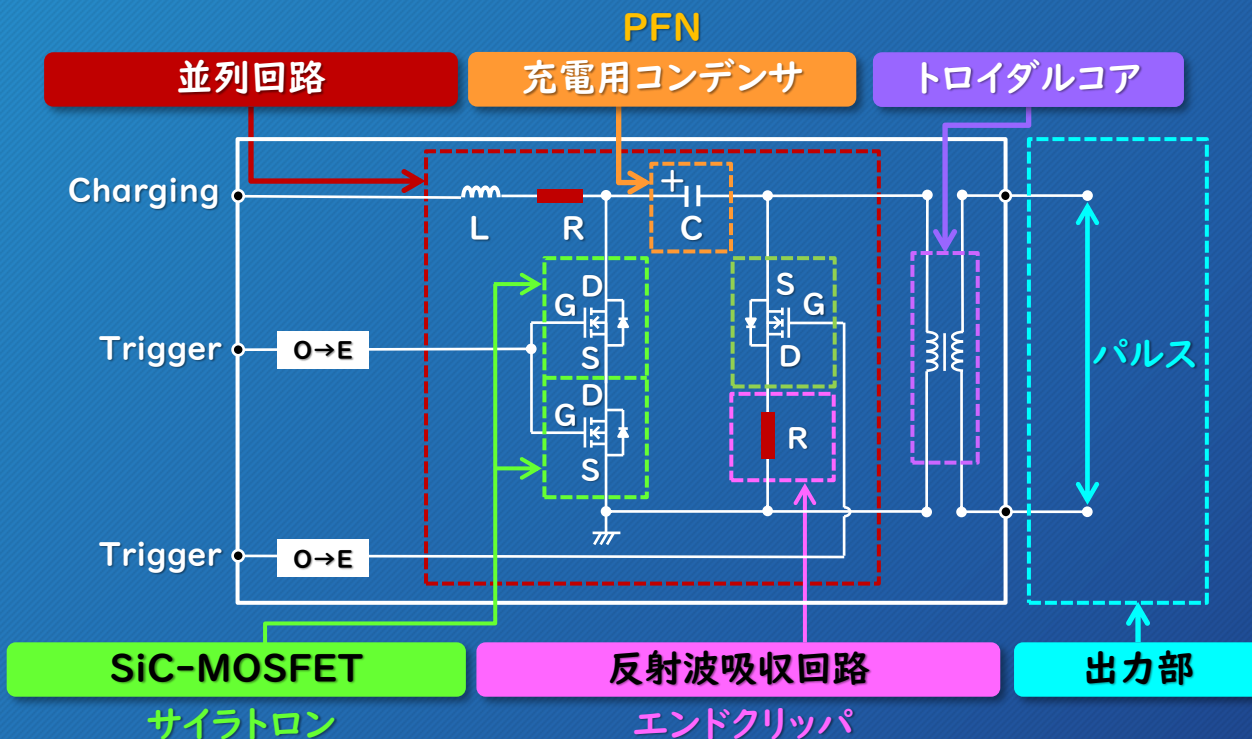
- 高耐圧
- 高速応答
- 低スイッチング損失

半導体化の開発  
スタート!

# キッカー用半導体スイッチ電源

## LTD (Linear Transformer Driver) 回路

電流の合成は並列接続、電圧の合成は誘導的な重畳 (=モジュール基板の直列接続) で実現。



【LTD回路ブロック図】

任意の電流と電圧のパルス出力が可能  
回路の一次側と二次側が分離

一般的な構造は高電圧になるほど絶縁設計が必要  
⇒モジュール基板の一次側回路が接地電位

☆江先生、徳地氏、PPJが実用化!

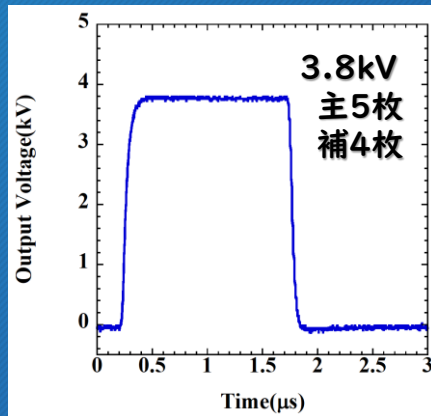
LTD回路をベース回路とする

- ・充電電圧40kV
- ・出力電流2kA

キッカー電源を一枚のモジュール基板で実現!

# 開発の歴史

5 / 10



2017年

3.8kV/2kA  
主基板5枚  
補基板4枚

2018年

10kV/2kA  
主基板13枚  
補基板11枚

2019年

20kV/2kA  
主基板26枚  
補基板14枚

★放電問題  
取り合い部

1/2モデル

定格モデル

2020年

40kV/2kA  
主基板52枚  
補基板20枚

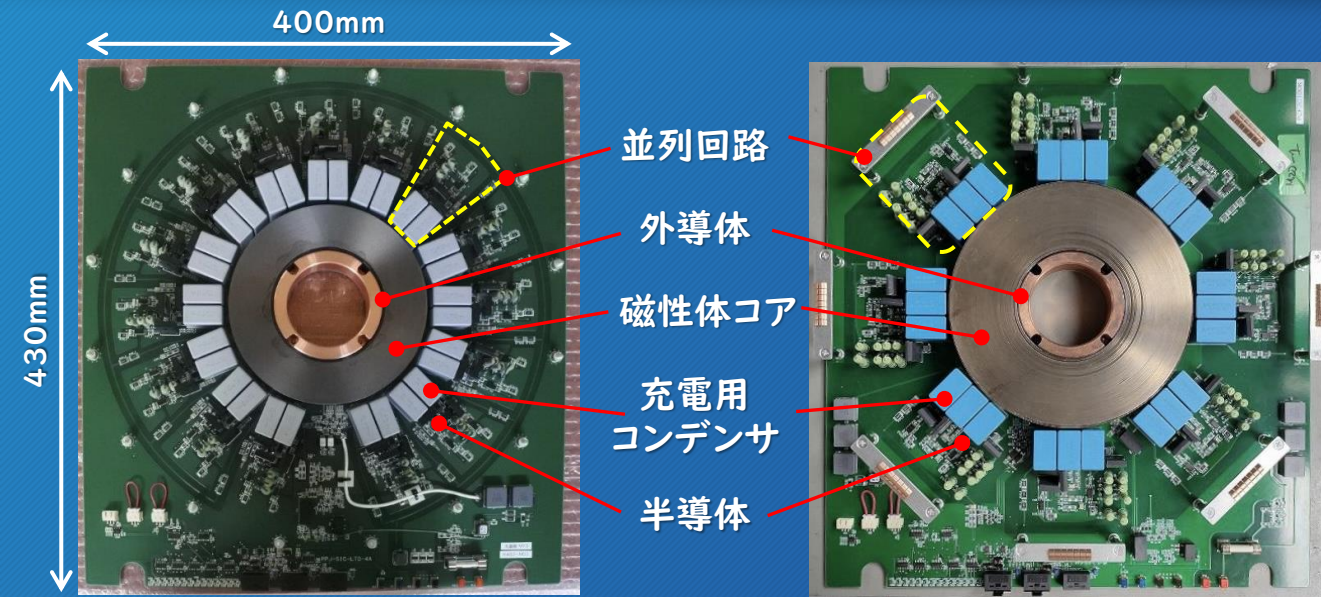
2021年

40kV/2kA  
主基板32枚  
補基板20枚

◆半導体変更  
◆放電対策

# 新半導体デバイスの主回路基板

TUP015: 生駒 直弥氏 (PPJ)

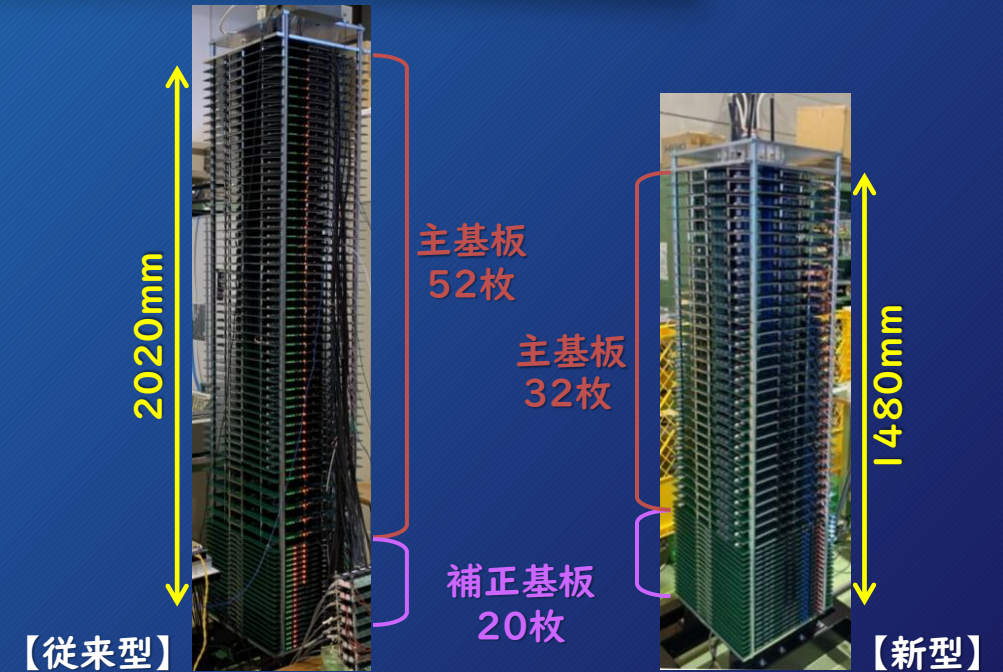


【従来型】

【新型】

【放射対称型LTD回路モジュール基板】

項目	従来型	新型
製造メーカー	ROHM	CREE
$V_{DS}$ (V)	1200	1700
素子評価耐電流 (A)	180	250
並列回路数	15	8



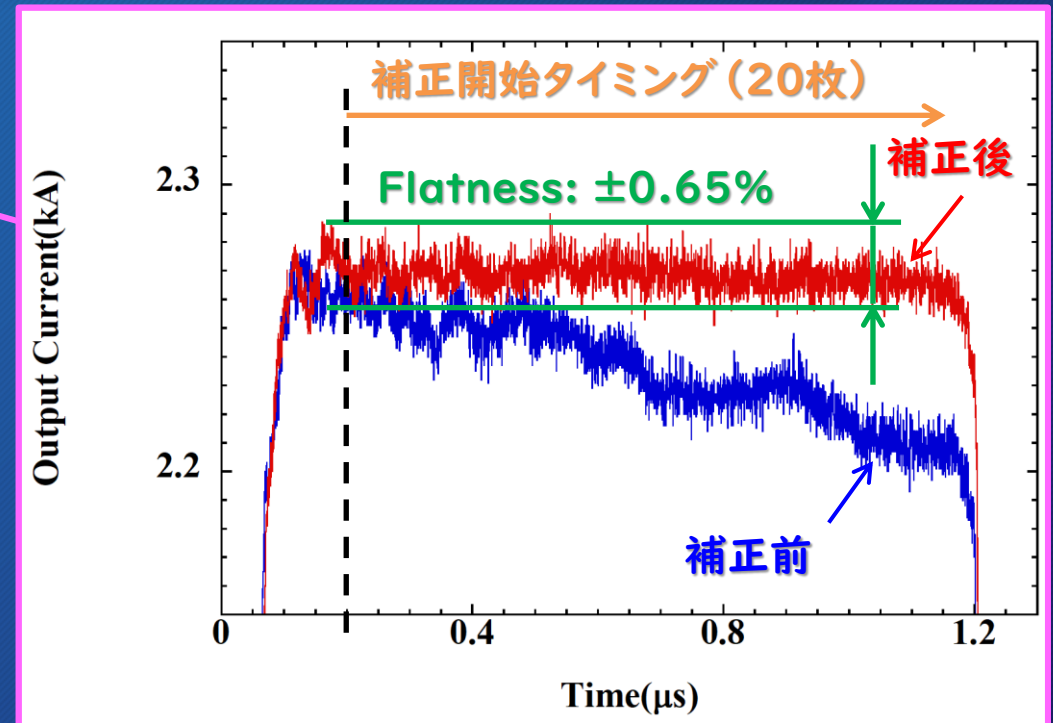
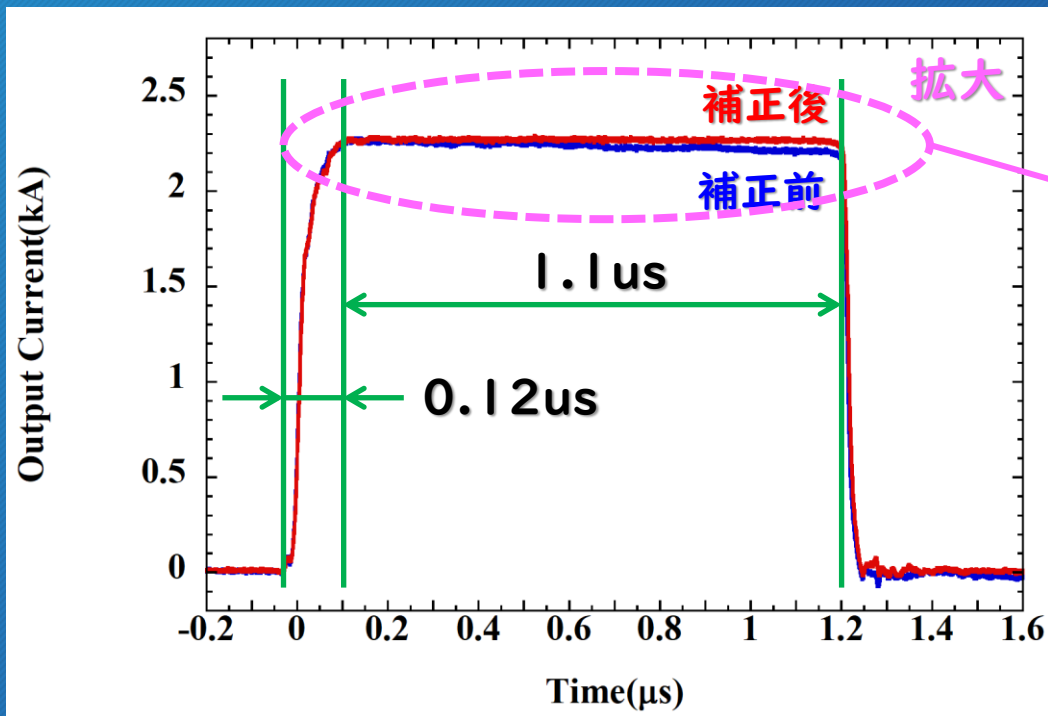
【従来型】

【新型】

【LTD電源: 多段接続構成】

項目	出力仕様(40kV/2kA)	
半導体デバイス数(個)	2340 → 768	(-1572)
主回路基板数(枚)	52 → 32	(-20)
ユニット電源高さ(mm)	2020 → 1480	(-540)

# 40kV出力試験 (模擬負荷試験)



模擬負荷20Ω (抵抗器)

主回路充電電圧 : 1360V

補正回路充電電圧 : 10V ⇒ 60V

◆ デイレイ値 : 50ns毎変更

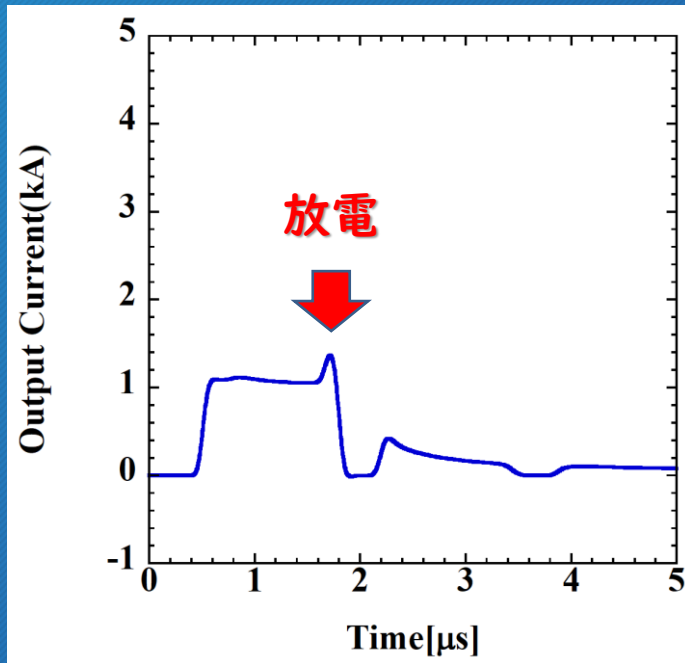
700ns ⇒ 1650ns

◆ パルス幅 : 50ns毎変更

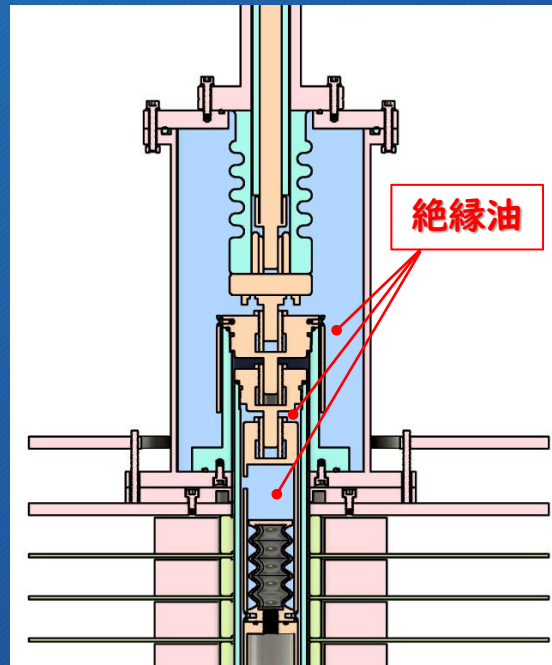
1050ns ⇒ 100ns

# 40kV出力試験 (20Ω同軸ケーブル負荷)

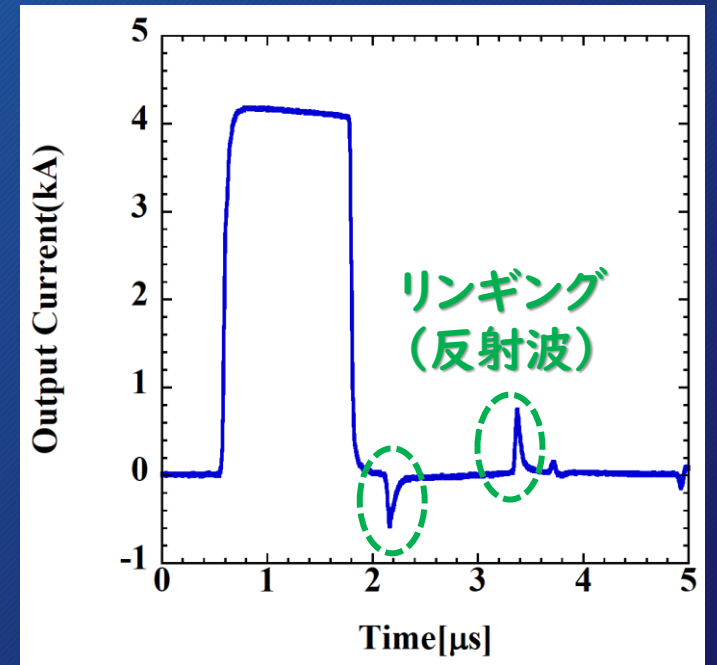
※図提供: 中田恭輔氏 (PPJ)



20kV出力試験  
(2019年)



ケーブル取り合い部  
(ブッシング)



40kV出力試験

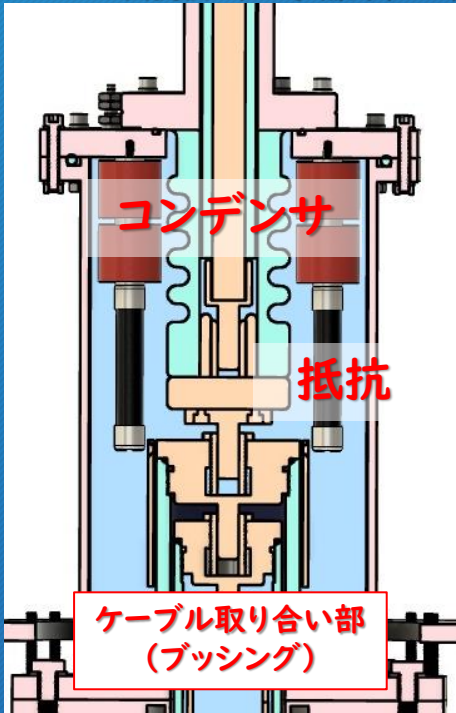
ブッシングを変更 ⇒ 油浸タイプ ⇒ 放電無し



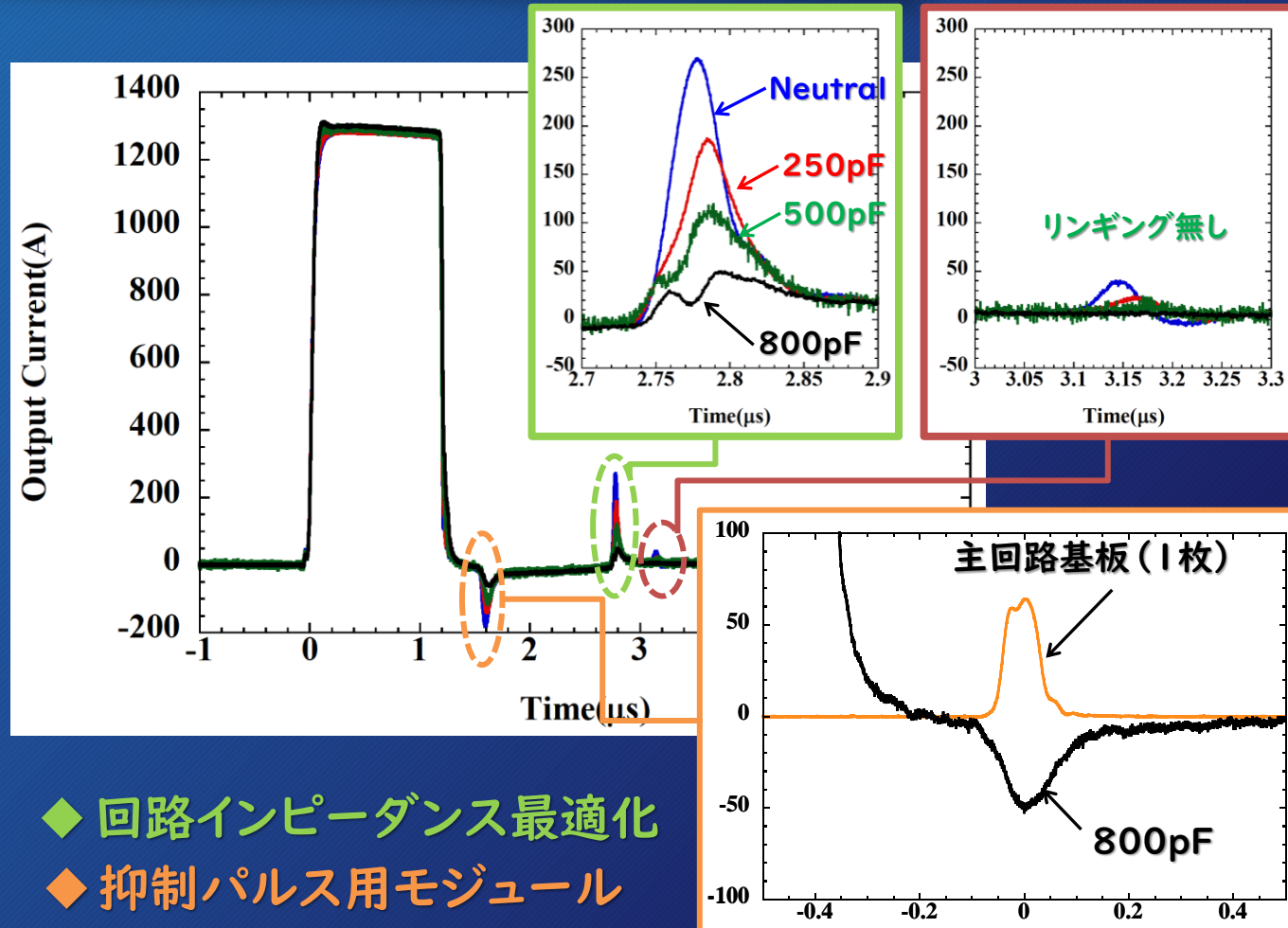
# リングング抑制試験（ブッシング部補正回路）

9 / 10

※図提供：中田恭輔氏（PPJ）



- 抵抗値： $100\Omega \times 5P = 20\Omega$
- 総静電容量  
250pF, 500pF, 800pF



- ◆ 回路インピーダンス最適化
- ◆ 抑制パルス用モジュール

# まとめ

10 / 10

- SiC-MOSFETとLTD回路を用いた新キッカー電源を開発  
要求仕様：出力40kV/2kA、フラットトップ平坦度±1.0%以下を実現
- 同軸ケーブルブッシング部油浸による放電対策 ⇒ 放電無しを確認
- SiC-MOSFETの単体性能アップに対応 ⇒ よりコンパクトな電源を構築
- リンキングを『ブッシング部の補正回路』で低減できることを確認

## 今後の予定

- 40kV/2kV × 2システム(双子型)と実負荷(キッカー電磁石)による通電試験
- 25Hz連続運転による安定性確認と電磁石磁場の評価
- リンキングを『抑制パルス用モジュール基板』にて低減