

KEK-PF の LLRF 系更新の検討状況 STUDY OF LLRF UPGRADE AT KEK-PF

内藤大地 ^{*A)}、高橋毅 ^{A)}、山本尚人 ^{A)}、坂中章悟 ^{A)}

Daichi Naito^{*A)}, Takeshi Takahashi^{A)}, Naoto Yamamoto^{A)}, Shogo Sakanaka^{A)}

^{A)}High energy accelerator research organization (KEK)

Abstract

We plan to upgrade the low-level RF (LLRF) system at the KEK-PF. The new LLRF system will be composed of digital boards which are based on the μ TCA.4 standards. To shorten the developing period of the LLRF, we plan to use or modify boards developed by the SPring-8 and J-PARC. We investigated the system configuration and control method of cavities by referring to the LLRF system of the SPring-8 and the SuperKEKB. In the new PF LLRF system, RF signals are detected by direct sampling method which was employed in the SPring-8. We determined the parameters of the direct sampling method to be optimal for compensating the transient beam loading effects, which are serious in the next-generation light sources. In this paper, we report the status of the LLRF upgrade.

1. はじめに

KEK Photon Factory (PF) の low-level RF (LLRF) システムとインターロックシステムはアナログ回路群で構成されている。これらのシステムを最新のデジタル回路に置き換えることで今後 10 年以上の安定した運用と RF 出力位相及び振幅の安定化の向上を目指している。また次世代光源に必要な技術の実証も目指している。本発表ではシステム全体の構成と LLRF システムの設計状況について報告する。

2. KEK-PF の RF システム

KEK-PF ではリング内の 2 箇所 に 2 台ずつの加速空洞が設置され、合計 4 台の空洞で電子を加速する。RF パワーを供給するクライストロンも 4 台設置され、それぞれ個別の空洞にパワーを供給する。Table 1 に代表的なパラメータを示す。またこれらの機器を制御するための LLRF システム [1] の写真を Fig. 1 に示す。このシステムはアナログ回路のモジュール群で構成されており、システムが単純でローレベル系の異常を診断しやすいというメリットがある。一方でクライストロンの出力安定用制御ループに古い技術が使われており、応答の非線形性が大きい、制御応答速度が遅い、ホワイトノイズの混入により微弱なシンクロトロン振動を誘起している、というデメリットがある。特に制御応答が遅いためにクライストロン電源由来のリップルを補正できず、~1% の振幅変動が観測されている [2]。そのため 131 個のバンチトレインと 1 個の孤立バンチから構成されるハイブリッド運転時に、孤立バンチのタイミングジッターが発生している。

そこで KEK PF では RF 電圧の振幅位相の安定性向上と今後 10 年以上の安定運転を実現するために、LLRF システムおよびインターロックシステムの更新を目指している。LLRF システムに関しては Micro Telecommunication Computing Architecture.4

Table 1: The Principal Parameters of the RF System for the Photon Factory Storage Ring

Number of cavities	4
Radio frequency	500.1 MHz
Harmonic number	312
Cavity voltage per cavity	0.425 MV
Beam current	450 mA
Klystron power per cavity	72 kW

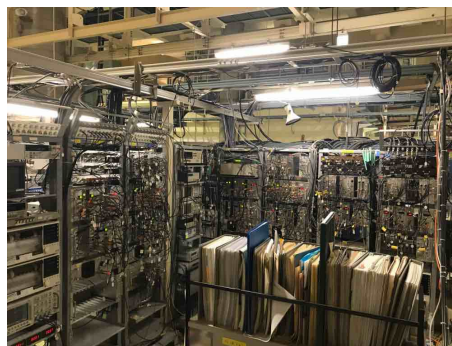


Figure 1: Photo of the LLRF system.

(μ TCA.4) 規格 [3] のデジタルボードで構成し、性能向上と共に次世代光源に向けて最新技術を取り込む。高速応答の必要がないインターロックに関しては旧式のリレー回路を用いた NIM モジュール群で処理されている信号を、PLC のモジュールで一括して処理するように変更することでメンテナンス性の向上を図る。これらの更新によって現在 12 ラック程度専有しているスペースが 2 ラック程度と大幅に省スペース化され、運用上の利便性向上も見込まれる。

3. 新規 RF システムの構成案

新規 RF システムは Fig. 2 に示したように、LLRF システムと低速インターロックシステムから構成さ

* daichi.naito@kek.jp

れる。LLRF システムは RF 制御部と高速インターロック部に分けられ、1組の空洞とクライストロンを1セットの RF 制御部でまかなう。ここで RF 制御部と高速インターロック部は全て共通のハードウェアを使用する事でコストダウンを図っている。また高速インターロック部は2組の空洞とクライストロンでの反射信号を集約して処理する。一方、低速インターロック部では RF 系統の全ての真空、流量、クライストロンやダミーロード関係のインターロック信号を一括して処理する。このシステムの構成については SuperKEKB の LLRF システム [4] を参考にした。

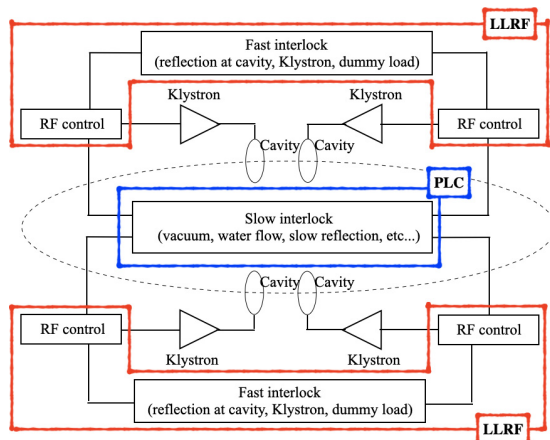


Figure 2: Schematic view of the new RF system.

3.1 新規 LLRF のシステム構成案

Figure 3 に新規 LLRF システムの構成案を示す。新規 RF システムは μ TCA.4 規格のシェルフに収められる。この LLRF システムは Advanced Mezzanine Cards (AMC)、Micro Rear Transition Module (μ RTM)、Extended Rear Transition Module (eRTM)、Micro-TCA Carrier Hub (MCH) という 4 種類のボードから構成されている。

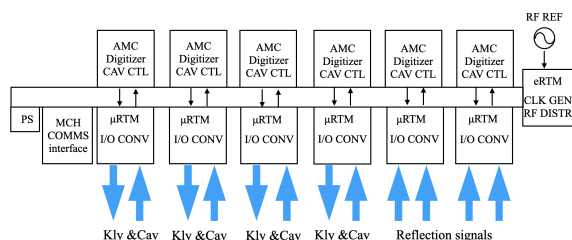


Figure 3: Schematic view of the new LLRF system.

AMC に関しては J-PARC MR の次期 LLRF システム用に開発されたボードを流用する。 μ RTM に関しては J-PARC RCS の次世代 LLRF システム [5] 用に開発されたボードを元に、デジタル I/O のチャンネル数、アナログ信号入力部のフィルタ排除とバランの変更を加えたボードを開発する。この μ RTM は KEK PF の次期 BPM システムでも採用され、先行して開発が進んでいる。eRTM には SPring-8 の次世代 LLRF システム [6] 用に開発されたものに対して、RF 入力

部のフィルタと内部で生成するクロックの周波数を変更して使用する。MCH に関しては市販されているモジュールを使う。

上述のように既存のものを流用する事でハードウェアの開発コスト、開発期間、開発リスクを低く抑える戦略を取る。また μ TCA.4 規格の全てのハードウェアは生産が先行して進んでいる KEK PF の次期 BPM システムと共通化されている事、AMC に関しては J-PARC MR とも共通化されている事から、現行のシステムよりも運用上の冗長性が増す。

3.2 RF 制御部の構成案

次に RF 制御部の構成と各ボードの具体的な役割について述べる。Figure 4 に RF 制御部の構成案を示す。まず Fig. 4 に示された eRTM に基準 RF 信号が入力され、各 μ RTM に分配される。また基準信号を用いて eRTM 内で 307.75 MHz のクロックを生成して各 AMC に送り、ADC、DAC、FPGA のクロックとして用いる。

μ RTM には AC アナログ入力を差動に変換し、AMC 上の ADC に入力するためのバランが 6 チャンネル実装される。ここに空洞入力 RF と空洞内のピックアップ RF 信号を入力して RF 制御に用いる。入力信号が 2 チャンネルに対して 6 チャンネルが実装されているのは、後述する高速インターロック部で必要となるためである。さらに DC 入力を差動に変換し、AMC 上の ADC に入力するためのバランが 2 チャンネル実装される。これも同様に高速インターロック部で用いられる。上記の信号入力部にはフィルタを実装せず、外付けでローパスフィルタを設置する。これは RF 制御部とインターロック部では必要なフィルタが違う事に対応するためである。

さらに μ RTM には IQ モジュレータが実装され、AMC の DAC から出力された IQ 信号と eRTM からの RF 基準信号を用いてクライストロン用のドライバーアンプへの入力信号を生成する。信号を生成した直後には RF スイッチが実装され、インターロックが働いた際には AMC から RF オフ信号が送られ、2 μ s 以内にスイッチが動作する。 μ RTM にはその他に空洞チューナーの制御監視を行うためのデジタル I/O が実装されている。またこの I/O は低速インターロック信号、AMC 上の波形モニター用トリガー、周回周波数クロックの入力にも用いられる。

次に AMC 上での RF 制御ロジックを説明する。Figure 5 に RF 振幅位相の制御ロジック、Fig. 6 にチューナーの制御ロジックを示す。 μ RTM から差動でやってきた空洞入力 RF と空洞内のピックアップ RF 信号を ADC で取り込んで IQ 変換を行う。IQ 変換ではダイレクトサンプリング法 [7] を用いる。ダイレクトサンプリング法では ADC のサンプリングクロック周波数 f_s は基準 RF 周波数 f_{RF} と任意の整数 k, m, n を使って

$$f_s = \frac{n}{nk + m} f_{RF} \quad (1)$$

と表される。KEK PF では $(k, m, n) = (1, 5, 8)$ と選び、 f_s を 307.75 MHz に決定した。このパラメータ

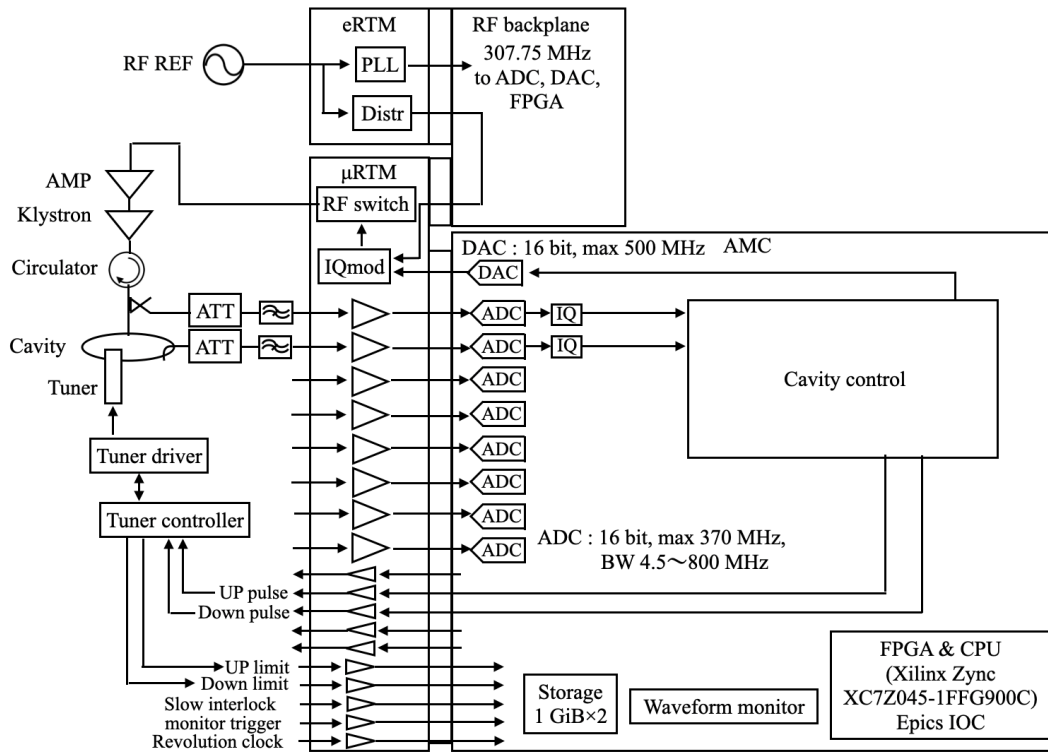


Figure 4: Schematic view of the RF control part.

は次世代光源で問題となる過渡的ビーム負荷によるRF位相の変動を検出するため、BPMからの信号を周回周波数と同期してIQ変換する際に最適な値となっている[8]。

ライストロンループは数十kHzの応答速度を持ち、現在問題となっているクライストロン用電源由来のリップルを補正する。空洞ループは数十Hzの応答速度を持ち、ビーム負荷などによる遅い変動を補正する。またこれらは全てデジタル回路内で処理されるので、現行のLLRFシステムで発生しているようなホワイトノイズ由来のシンクロトロン振動は誘起されない。これらの制御方式の導入により、現行のRFシステムよりも1桁良い0.1%と0.1°の振幅/位相安定性の達成を目指す。

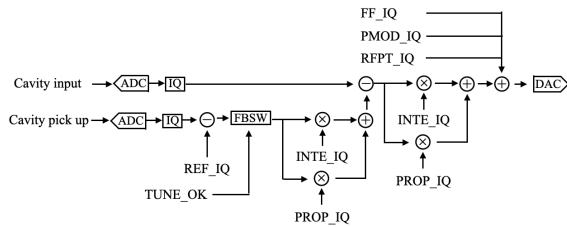


Figure 5: Schematic view of the control loop to stabilize the amplitude and phase of the cavity voltage.

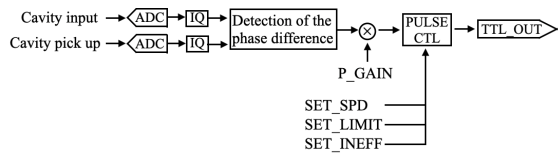


Figure 6: Schematic view of the tuner control.

Figure 5で示されたRF振幅位相ループでは空洞入力ピックアップ信号を用いた制御ループ(クライストロンループ)を基本として、そこに空洞ピックアップの制御ループ(空洞ループ)からの信号をreferenceに入れる方式とする。これはSPring-8の次期LLRFシステムの制御方式[6]を参考にした。ク

制御ループの下流には3種類のフィードフォワードパターンを足し合わせられるようにする。1つ目はフィードバックを切った状態で空洞電圧を上げていく際に必要なパターンである。2つ目はRFに変調をかけるパターンである。現在、PFでは四極振動由来のインスタビリティが発生する事があり、その際にはRFの位相をシンクロトロン振動数の約2倍の周波数で変調し、このインスタビリティを抑制している。よって次期LLRFにおいてもこの機能を実装する。3つ目は次世代光源で必要になる、過渡的ビーム負荷によるRFの位相変動を補正するためのパターンである。補正パターンはBPMからの信号または空洞内ピックアップRFから分岐した信号を別途μRTM/AMCに入力して作成後、RF制御部のAMCに送られる。

次に空洞のチューナー制御について説明する。Figure 7に蓄積電流が450 mAの時のフェーザーダイアグラムを示す。 \hat{V}_{gr} が空洞入力RF、 \hat{V}_c が空洞内ピックアップRF、 \hat{V}_g がクライストロン出力、 \hat{V}_b がビーム

負荷、 ψ がチューニング角、 ϕ がシンクロナス位相を示す。KEK-PFでは空洞の共鳴周波数を変えて ψ を変更し、 \tilde{V}_{gr} と \tilde{V}_c の位相差がほぼゼロとなるようにチューナーを制御している。これにより optimum tuning にできるだけ近い状態を維持する。この際、位相差の検出ロジック、制御方式については SuperKEKB で使われている制御方式 [4] をそのまま用いる。

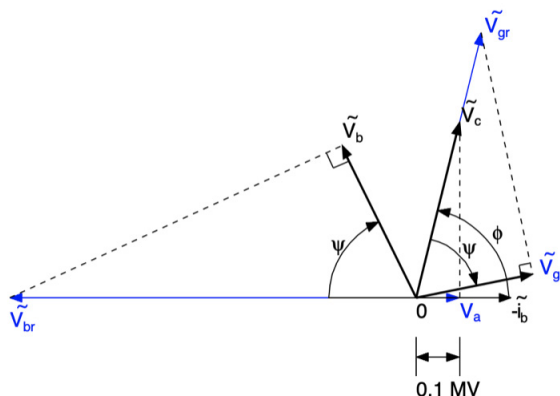


Figure 7: Phasor diagram of the RF system with the beam current of 450 mA.

3.3 高速インターロック部の構成案

最後に高速インターロック部の構成案について説明する。ここでは空洞、クライストロン、ダミーロードでの反射信号、アーク放電検出器からの信号といった、検出して即座にRFを停止させる必要があるインターロック信号を処理する。インターロック信号は2組のRFシステムを同一の μ RTMとAMCで処理する。Figure 8にインターロック部の構成案を示す。合計6つある反射信号は μ RTMのAC入力部を介してAMC上のADCに送られ、RF制御部と同様にIQ変換したのち、振幅の大ききでインターロック判定を行う。合計2つのアーク放電検出器からの信号は μ RTMのDC入力部を介してAMC上のADCに送られ、電圧レベルでインターロック判定を行う。そしてインターロック信号はバックプレーンを介してRF制御用のAMCに送られる。ただし現状では、PFの空洞システムにアーク放電検出器は実装されておらず、この機能は将来のARCセンサー設置に備えたものである。

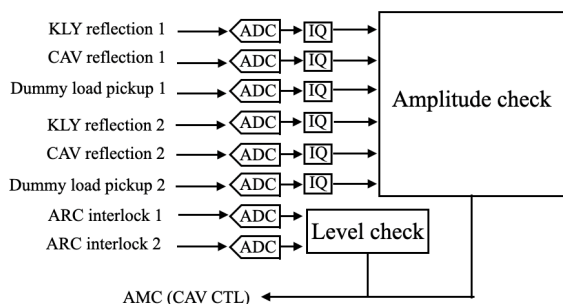


Figure 8: Schematic view of the fast interlock part.

3.4 RF制御システム開発の現状

LLRF更新のため、本年度はeRTM、 μ RTM、AMC各1枚の試作を進めている。また並行して制御ロジックの詳細を詰めている段階である。その他にはLLRF本体よりも上流のアナログ信号の減衰器やローパスフィルター、チューナーコントローラーの選定等も進めている。一方で低速インターロック部分は更新に必要なPLCの購入を進めており、来年度中の更新を目指している。

4. まとめと今後

KEK PFでは更なる性能向上とともに、今後10年以上の安定的な運転を行うため、RF制御システム全体の更新を検討している。システム全体は μ TCA.4規格のLLRFシステムと低速インターロックシステムから構成される。このうちLLRFシステムはRF制御部と高速インターロックで構成されている。LLRFシステムの各ボードはJ-PARCやSPring-8で開発されたものを改良する事で開発コストや期間、リスクを低減する。RF制御部についてもSPring-8やSuperKEKBの制御ロジックを参考に構成を詰めている。また本年度末にはLLRFの試作ボード一式が納品される予定である。

来年度には納品されたボードを空洞シミュレーターで動作試験したのち、夏季シャットダウン中にクライストロンに繋いで大電力試験を行う。これらと並行してLLRFシステム実機の発注を目指す。

謝辞

RF制御システム構成やRF制御ロジックを検討する際には、KEK加速器研究施設 SuperKEKB LLRFグループの小林鉄也氏とSPring-8光源基盤部門加速器グループ高周波チームの大島隆氏に当該研究施設の詳細な資料を提供していただいたのでここに謝意を述べる。LLRFシステムの周辺機器の構成を検討する際にはKEK加速器研究施設 入射器LLRFグループの三浦孝子氏に、cERLのLLRFシステムについての詳細な解説をしていただいたのでここに謝意を述べる。また小林氏と三浦氏にはLLRFの試作ボードの仕様策定にも協力していただいたのでここに謝意を述べる。

参考文献

- [1] M. Izawa, S. Sakanaka, T. Takahashi, K. Umemori, "Present status of the photon factory RF system", Proceedings of the Asian Particle Accelerator Conference (APAC) 2004, Gyeongju, Korea, Mar. 2004, pp. 389-391.
- [2] S. Sakanaka, K. Umemori, T. Takahashi, M. Izawa, "クライストロン用高圧電源の更新", PF ring report 836, 2003.
- [3] PICMG, "MicroTCA Overview"; <https://www.picmg.org/openstandards/microtca/>
- [4] T. Kobayashi *et al.*, "Development and Production Status of new LLRF Control System for SuperKEKB", in the Proceedings of the 11th Annual Meeting of Particle Accelerator Society of Japan, Aomori, Japan, Aug. 2014, pp. 1320-1324.

- [5] F. Tamura, Y. Sugiyama, M. Yoshii and M. Ryoshi, “Development of Next-Generation LLRF Control System for J- PARC Rapid Cycling Synchrotron”, *Proceedings of the IEEE Transactions on Nuclear Science*, vol. 66, no. 7, pp. 1242-1248, 2019.
- [6] T. Ohshima *et al.*, “Upgrade of LLRF system at SPring-8 storage ring using MTCA.4 standard modules”, in the *Proceedings of the 15th Annual Meeting of Particle Accelerator Society of Japan*, Nagaoka, Japan, Aug. 2018, pp. 55-59.
- [7] T. Schilcher, “RF applications in digital signal processing”, in the *Proceedings of CERN Accelerator School: Digital Signal Processing*, CAS, 2007.
- [8] D. Naito *et al.*, “Investigation of bunch-phase detection method compensating TBL voltages in next generation light sources”, In this conference, online, Aug. 2021.